

目 录

1. 产品概述	2
2. 主要特性	2
3. 封装及引脚说明	2
4. 功能介绍	4
5. 应用电路	5
6. 触摸PCB LAYOUT参考	6
7. 电气参数	7
7.1 电气特性极限参数	7
7.2 直流特性	7
8. 封装尺寸图	8
9. 历史记录	9



品腾
PinTENG

六触控六输出 IC

文件编号：PT-DS26011

1. 产品概述

PT8026BN 是一款电容式触摸控制 ASIC，支持 6 通道触摸输入，一对一同步输出。算法带有自补偿功能，具有低功耗、高抗干扰、宽工作电压范围、高穿透力的突出优势。

2. 主要特性

- 工作电压范围：2.4~5.5V
- 工作电流：1.5mA（正常模式）；7uA（低功耗模式）@ $V_{DD}=3V$ & $CMOD=10nF$
- 6 通道触摸输入，未使用通道可接地屏蔽
- 一对一直接同步 NMOS 输出，未按键时为高阻态，按键为低电平输出
- 典型应用触摸配置、大寄生应用触摸配置、无低功耗应用触摸配置可选
- 算法可自补偿修正触摸通道差异或走线长短不一致情况
- CMOD 脚外接电容可调节灵敏度，电容越大灵敏度越高(电容最大支持 47nF)
- 内置稳压源、上电复位和低压复位等硬件模块
- 内置实时环境自适应、高效数字滤波等软件算法
- HBM ESD 优于 4KV

3. 封装及引脚说明

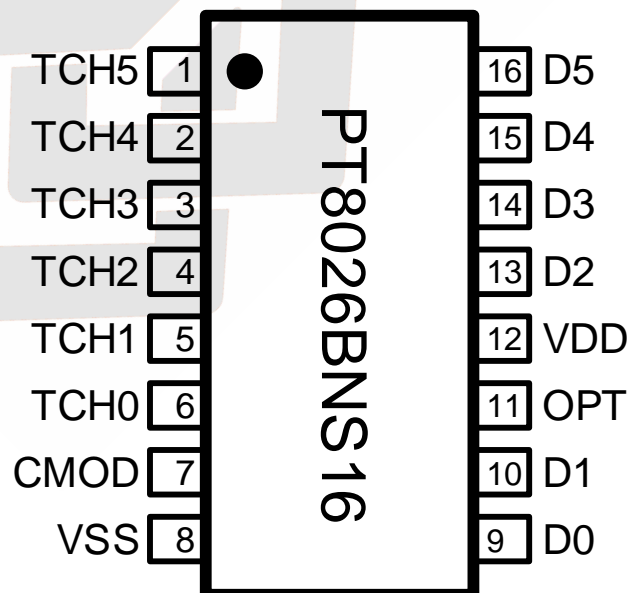


图 1 SOP16 管脚示意

表 1 引脚说明

NO.	管脚名称	I/O	描述
1	TCH5	I	触摸输入脚 5
2	TCH4	I	触摸输入脚 4
3	TCH3	I	触摸输入脚 3
4	TCH2	I	触摸输入脚 2
5	TCH1	I	触摸输入脚 1
6	TCH0	I	触摸输入脚 0
7	CMOD	I	采样电容输入脚
8	VSS	P	电源负
9	D0	O	TCH0 状态输出脚
10	D1	O	TCH1 状态输出脚
11	OPT	I	选项脚 悬空（默认值）：典型应用触摸配置 接 VDD：大寄生应用触摸配置 接地：无低功耗应用触摸配置
12	VDD	P	电源正
13	D2	O	TCH2 状态输出脚
14	D3	O	TCH3 状态输出脚
15	D4	O	TCH4 状态输出脚
16	D5	O	TCH5 状态输出脚

I => 仅有 CMOS 输入

O => CMOS/NMOS 输出

I/PH => 带弱上拉输入

P => 电源/地

4. 功能介绍

- OPT 选项脚（大寄生，指触摸盘上的寄生电容）

OPT	配置描述	应用条件	备注
OPT=悬空	典型应用触摸配置	最长触摸走线长度<100mm	CMOD电容最大可支持47nF
OPT=VDD	大寄生应用触摸配置	1、最长触摸走线长度>100mm 2、触摸盘为大金属 3、触摸走线较长，且触摸盘周围或反面有铺地导致寄生电容过大的应用	
OPT=接地	无低功耗应用触摸配置	无高灵敏度需求的应用	CMOD电容最大可支持68nF

- 触摸配置说明

- 典型应用触摸配置：

1. 触摸阈值配置偏小，适用于穿透力需求较高的应用

- 大寄生应用触摸配置：

- ◆ 触摸阈值配置偏大，适用于高抗扰需求的应用
- ◆ 在穿透力需求不高的条件下，可覆盖所有应用需求

- 无低功耗应用触摸配置：

1. 触摸阈值配置偏大，适用于高抗扰需求的应用
2. 穿透力较弱,可通过加大 CMOD 电容提升

- 芯片采用一对一直接输出，未按键时为开漏高阻输出，按键为低电平输出
- 按键有效输出连续超过 10 秒，芯片复位，输出恢复原状态
- 上电第一次持续无按键超过 1 秒时，芯片进入低功耗模式；之后持续无按键超过 4 秒时，芯片进入低功耗模式
- 算法可自补偿修正触摸通道差异或走线长短不一致情况，使每路通道灵敏度保持一致（触摸盘尺寸需一致，且建议触摸盘正反面均不铺地）
- 环境自适应功能，可随环境的温湿度变化调整参考值，确保按键判断正常工作
- 内置稳压源及抗电源纹波的滤波算法程序，对电源纹波的干扰有很好的耐受能力

5. 应用电路

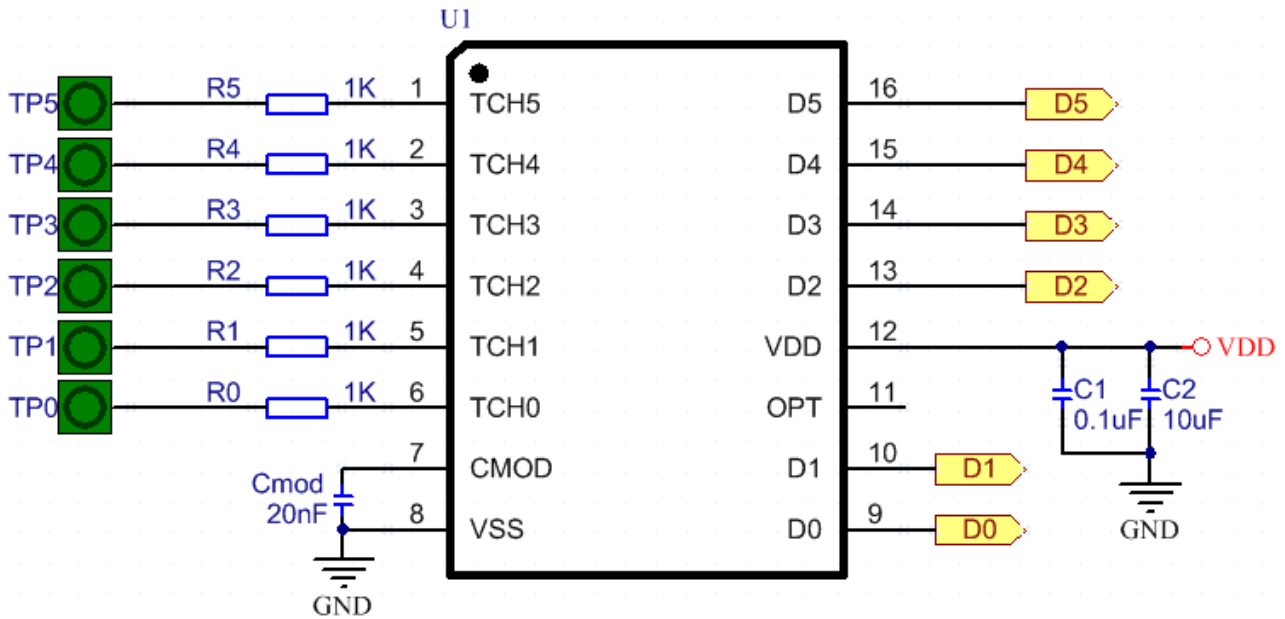


图 2 典型应用电路

注意：

当介质材料及厚度等差异较大时，可通过调整 Cmod 电容(4.7nF~47nF)来调节触摸灵敏度。电容容值越大，灵敏度越高；电容容值越小，灵敏度越低。以下数据仅供参考，具体以实际为准。

表 2 CMOD 电容调试参考 (OPT=悬空 典型应用触摸配置)

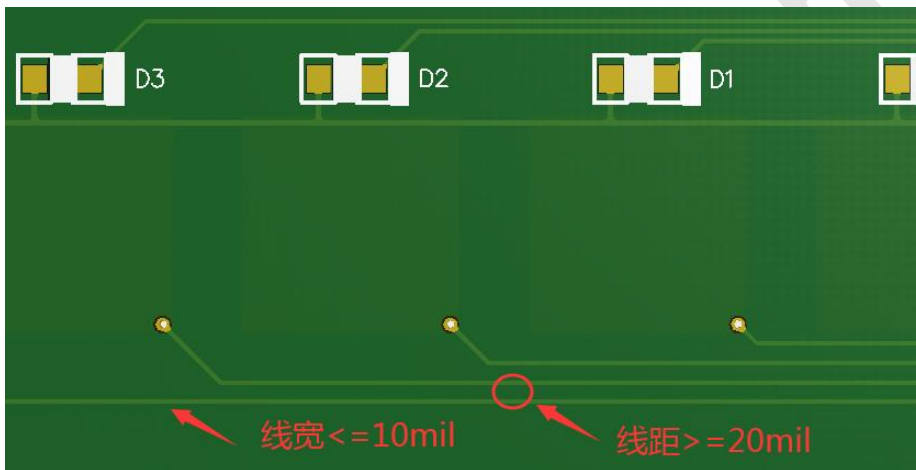
介质厚度 (亚克力)	触摸盘尺寸	CMOD 电容
1mm	10*10mm	6.8nF
2mm	10*10mm	10nF
3mm	10*10mm	15nF
4mm	10*10mm	20nF
5mm	10*10mm	33nF
6mm	10*10mm	47nF

6. 触摸PCB LAYOUT参考

- 触摸盘尺寸大小需一致，否则算法无法自动适应



- 触摸走线宽度需 $\leq 10\text{mil}$ 线距 $\geq 20\text{mil}$ 以降低通道间的相互影响



- 触摸走线可走触摸盘背面，影响有限
- 触摸盘或触摸走线周围在无干扰源的情况下可不铺地，避免降低灵敏度
 - 以下干扰情况可通过铺地隔离
 1. 触摸盘背面会接触外壳或电池等不确定寄生电容来源时，可在背面铺地隔离
 2. 触摸走线与 PWM 或其它高频信号线并行，可在线间走根地线隔离，或者线距 $\geq 20\text{mil}$ 降低干扰的影响



3. 两颗触摸芯片的触摸走线或触摸盘间，需走地线隔离以免相互干扰

7. 电气参数

7.1 电气特性极限参数

表 3 极限参数

参数	标号	条件	范围	单位
供电电压	V_{DD}	-	-0 to +6.0	V
输入电压	V_I	所有 I/O 口	-0.3 to $V_{DD} + 0.3$	V
工作温度	T_A	-	-40 to + 85	°C
储藏温度	T_{STG}	-	-50 to + 125	°C

7.2 直流特性

 表 4 直流特性（如无特殊说明 $V_{DD} = 2.4V \sim 5.5V$, $Temp = 25^\circ C$ ）

参数	标号	条件	最小值	典型值	最大值	单位	
工作电压	V_{DD}		2.4		5.5	V	
输入高电压阈值	V_{IH}		$0.7V_{DD}$			V	
输入低电压阈值	V_{IL}				$0.3 V_{DD}$	V	
输出 Source 电流	I_{OH}	$V_{DD}=5V$, $VOH=0.7V_{DD}$		15		mA	
输出 Sink 电流	I_{OL}	$V_{DD}=5V$, $VOL=0.3V_{DD}$		30		mA	
工作电流	I_{LP}	$V_{DD}=5V$, $C_{mod}=10nF$		11		uA	
		$V_{DD}=3V$, $C_{mod}=10nF$		7		uA	
	I_{Nm}	$V_{DD}=5V$, $C_{mod}=10nF$			2.5		mA
		$V_{DD}=3V$, $C_{mod}=10nF$			1.5		mA

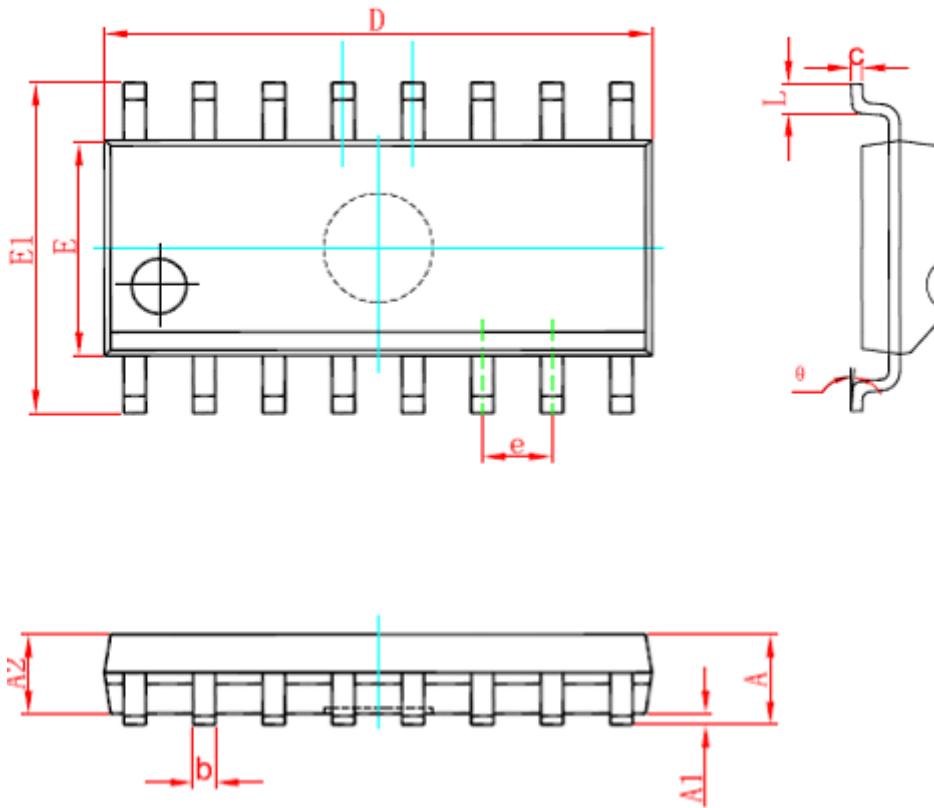
8. 封装尺寸图


图 3 SOP16 封装图

表 5 SOP16 封装尺寸

符号	尺寸 (mm 单位)			符号	尺寸 (Inches 单位)		
	最小值	典型值	最大值		最小值	典型值	最大值
A	1.35	-	1.75	A	0.053	-	0.069
A1	0.10	-	0.25	A1	0.004	-	0.010
A2	1.35	-	1.55	A2	0.053	-	0.061
b	0.33	-	0.51	b	0.013	-	0.020
c	0.17	-	0.25	c	0.007	-	0.010
D	9.80	-	10.2	D	0.386	-	0.402
E	3.80	-	4.00	E	0.150	-	0.157
E1	5.80	-	6.20	E1	0.228	-	0.244
e	-	1.270	-	e	-	0.050	-
L	0.40	-	1.27	L	0.016	-	-
θ	0°	-	8°	θ	0°	-	8°

9. 历史记录

版本号	修改记录	发布日期
V1.0	初版	2026-01-04
V1.1	1、添加触摸配置说明，修改OPT配置描述 2、更新CMOD电容调试参考表	2026-03-18

最新版本以官网为准，请及时下载查阅！

