

目 录

1. 产品概述	3
2. 主要特性	3
3. 产品型号一览表	5
4. 管脚配置	6
5. 系统结构	8
6. 中央处理器	9
6.1 指令集	9
6.2 ROM	12
6.3 RAM	12
6.4 CPU SFR	13
6.5 SFR	15
6.6 OPTION	17
7. 时钟系统	18
8. 工作模式	19
9. 中断系统	20
9.1 INT Function	20
9.2 INT SFR	21
10. 通用输入输出端口(GPIO)	26
10.1 GPIO SFR	26
11. 端口资源映射(Resource Map)	30
12. 定时器(TIMER)	32
12.1 TIMER0	32
12.2 TIMER1&RTC	34
12.3 TIMER2&RTC	36
12.4 PWM	38
12.4.1 PWM SFR	38
12.4.2 PWM配置流程	40
13. 低电压检测(LVD)	42
14. 比较器 (CMP)	43
14.1 CMP SFR	43
14.2 CMP配置流程	45
15. 模数转换器(ADC)	46
15.1 ADC SFR	46
15.2 ADC配置流程	48
16. 看门狗定时器(WDT)	49
17. 复位系统(RESET)	50
18. 电气特性	52
18.1 电气特性极限参数	52
18.2 直流特性	52
18.3 振荡器特性	53
18.4 比较器特性	53
18.5 ADC特性	54

19. 封装尺寸图	55
19.1 SOP16封装	55
19.2 SOP14封装	56
19.3 SOP8封装	57
20. 历史记录	58

品 腾
PinTENG

A/D 型 8-Bit MCU

文件编号: PT-DS26024

1. 产品概述

PT8P3105 是一款 RISC 内核, A/D 型 8 位 MCU, 其内置 2K*16bit OTP ROM、112*8bit SRAM、12 位高精度 ADC、RTC、TIMER、PWM、CMP 等功能。主要应用于消费类电子产品。

2. 主要特性

■ CPU

- RISC 内核, 支持 70 条指令
- 支持 8 级硬件堆栈
- 指令周期可配置为 2T/4T/8T/16T
- 复位向量位于 000H
- 两级中断优先级可设。高优先级中断向量入口: 018h, 低优先级中断向量入口: 008h
- 支持直接与间接数据寻址方式
- 程序存储器 OTP ROM: 2K*16bit (烧录 1 次)、1K*16bit (烧录 2 次)
- 数据存储器 SRAM: 112*8bit

■ 中断

- 10 个中断入口: T0、T1、T2、INT0、INT1、ADC、LVD、KEY、CMP1、CMP2
- 2 级中断优先级可设, 2 个中断向量入口

■ 时钟系统

- 内部 RC 振荡器
 - 频率: 16MHz 精度: $\pm 1.5\%$ (typ)
- 内部 RC 振荡器
 - 频率: 32KHz 精度: $\pm 20\%$ (typ)
- 外部晶振 32.768KHz

■ I/O 口

- 14 个双向 I/O 端口, 带 SMIT 输入, 内置上拉电阻及下拉电阻
- P02 支持推挽或开漏输出
- IO 拉电流两档可设
- 所有端口均支持输入电平变化唤醒功能
- I/O 输入电压门限 3 档可选
 - $0.7*VDD/0.3*VDD$
 - $0.45*VDD/0.2*VDD$
 - 关闭 ($0.5*VDD$)
- 上/下拉电阻可同时配置使能输出 $1/2VDD$ 电压, 用于软件模拟 LCD 驱动

■ 定时器

- Timer0
 - 自动装载 8 位定时器，支持预分频
- Timer1
 - 自动装载 8 位定时器，支持预分频
 - 时钟源可选 32.768KHz 或内部 32KHz 低速时钟
 - 支持外部计数输入
 - 3 路独立的 PWM(PWM0~PWM2)
- Timer2
 - 自动装载 8 位定时器，支持预分频
 - 时钟源可选 32.768KHz 或内部 32KHz 低速时钟
 - 2 路独立的 PWM(PWM3~PWM4)，可互补输出

■ 资源映射

- PWM3、PWM4 可映射至所有 I/O 端口

■ ADC

- 12 位高精度 ADC
- 13 路外部输入通道(ADC0~ADC12), 2 路内部特殊通道（内部 VDD/4、内部 GND）
- 4 种参考电压可选：VDD、内部基准电压（2.048V、3.072V、4.096V）

■ CMP

- 内置 2 路比较器 CMP1, CMP2
- 正端输入可选择外部输入电压
- 负端输入可选择外部输入电压、内置 40 档可调基准电压、BG1.2V、ADCVREF（2.048V、3.072V、4.096V）
- CMP1, CMP2 输出可组合与/或逻辑由 CMP1 输出端口 CO1 输出
- 输出端电平可选择上升沿或下降沿触发中断，可选择正或取反后从端口 CO1、CO2 输出

■ LVD

- 内嵌 LVD 功能，16 级检测阈值可选：2.0V、2.2V、2.4V、2.6V、2.8V、3.0V、3.2V、3.3V、3.5V、3.6V、3.7V、3.8V、3.9V、4.0V、4.1V、4.5V（误差±0.1V）

■ 复位及保护系统

- 5 种系统复位方式：上电复位(POR)、低压复位(LVR)、看门狗溢出复位、外部复位、软件复位
- 8 级 LVR 阈值可选：关闭、1.8V、2.0V、2.2V、2.4V、2.7V、2.9V、3.6V（误差±0.1V）
- 内嵌 WDT 功能，其支持预分频功能，可配置定时溢出为复位或唤醒功能

■ 工作模式

- Normal 模式：正常工作模式
- STOP 模式：CPU 和外设都停止
- 唤醒方式：
 - STOP 模式：外部中断、TIMER1 中断（RTC 模式）、TIMER2 中断（RTC 模式）、WDT 溢出、KEY 中断可唤醒

■ 工作电压

- 8MHz @2.7-5.5V
- 4MHz @2.0-5.5V
- 2MHz @1.8-5.5V

■ 工作温度

- -40 ~ +85℃

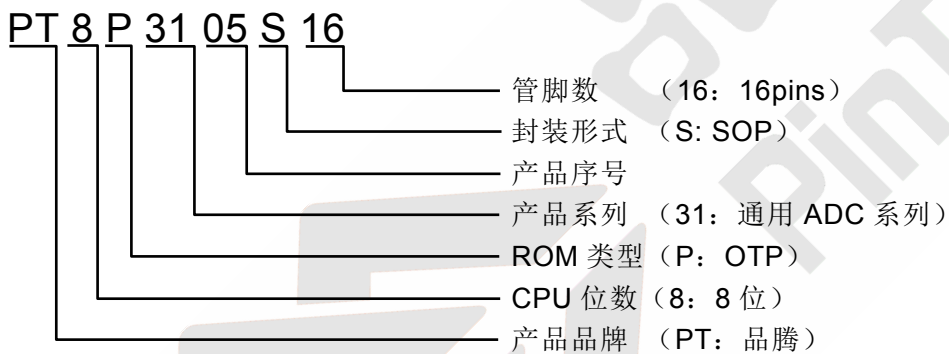
■ 抗干扰能力

- HBM ESD: 优于 4000V

■ 封装形式

- SOP16、SOP14、SOP8

3. 产品型号一览表



Part No	ROM	RAM	ADC	PWM	Package
PT8P3105S16	2K*16BIT	112*8BIT	(13+2)*12BIT	5	SOP16
PT8P3105S14	2K*16BIT	112*8BIT	(11+2)*12BIT	5	SOP14
PT8P3105S8	2K*16BIT	112*8BIT	(5+2)*12BIT	4	SOP8

4. 管脚配置

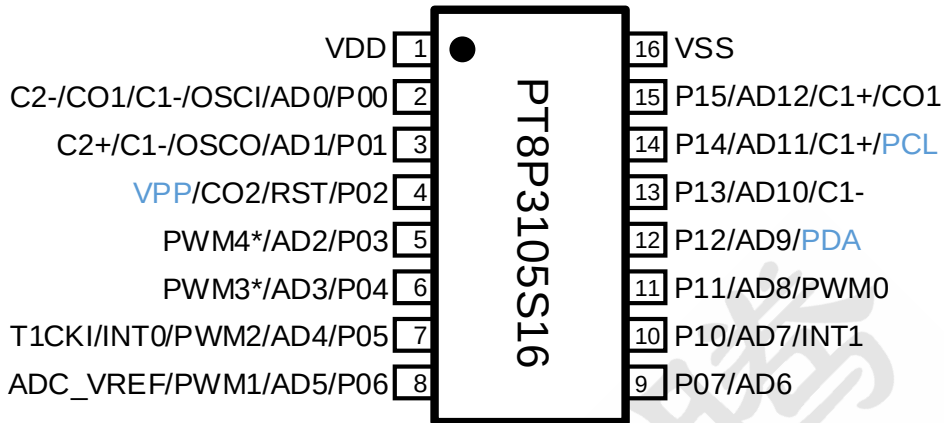


图 1 SOP16 管脚示意图

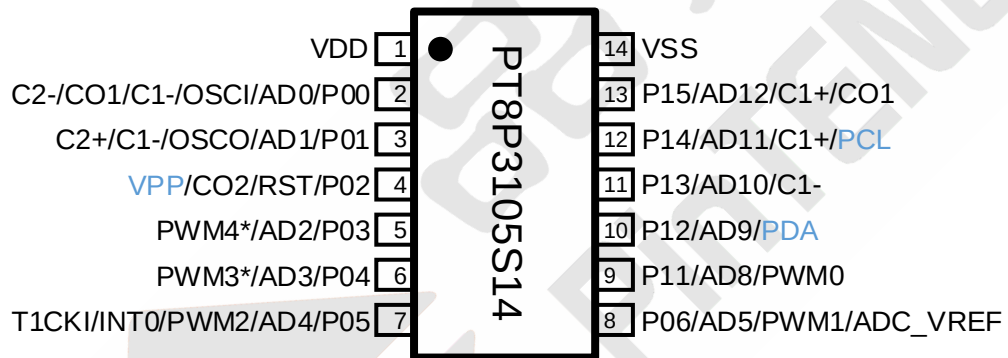


图 2 SOP14 管脚示意图

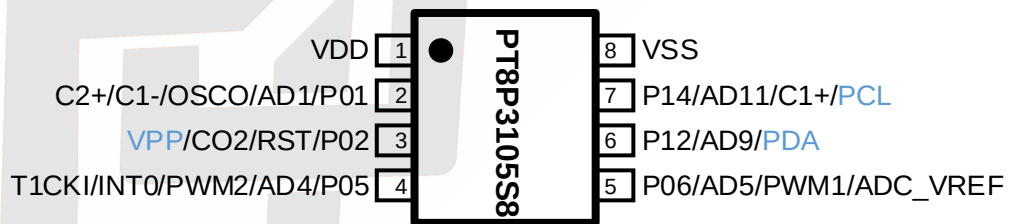


图 3 SOP8 管脚示意图

表 1 管脚信号说明表

管脚名称	IO类型	管脚说明
VDD	P	电源
VSS	P	地
PCL	I	烧录时钟线
PDA	I/O	烧录数据线
VPP	P	VPP高压脚
RST	I	复位脚
OSCI/OSCO	I	晶振接入脚
Pxx	I/O	输入/输出GPIO
ADx	I	ADC输入通道
INTx	I	外部中断输入脚
PWMx	O	PWM输出脚
T1CKI	I	TIMER1外部计数输入
Cx+	I	CMP正端输入
Cx-	I	CMP负端输入
COx	O	CMP输出
ADC_VREF	I	ADC参考电压输入

注：PIN 类型

I => 仅有 CMOS 输入；

O => CMOS/NMOS 输出；

P => 电源/地；

OD => 开漏输出；

PWM3*、PWM4*可映射到其他管脚，详见章节 10

5. 系统结构

基于 RISC 的架构绝大部分指令都只需一个指令执行周期，少部分需要两个指令执行周期。内置 2K*16bit OTP, 112*8bit SRAM; 同时，内部集成了 ADC、TIMER、PWM、RC16M、RC32K、XTAL、WDT、LVD、CMP 等外设。

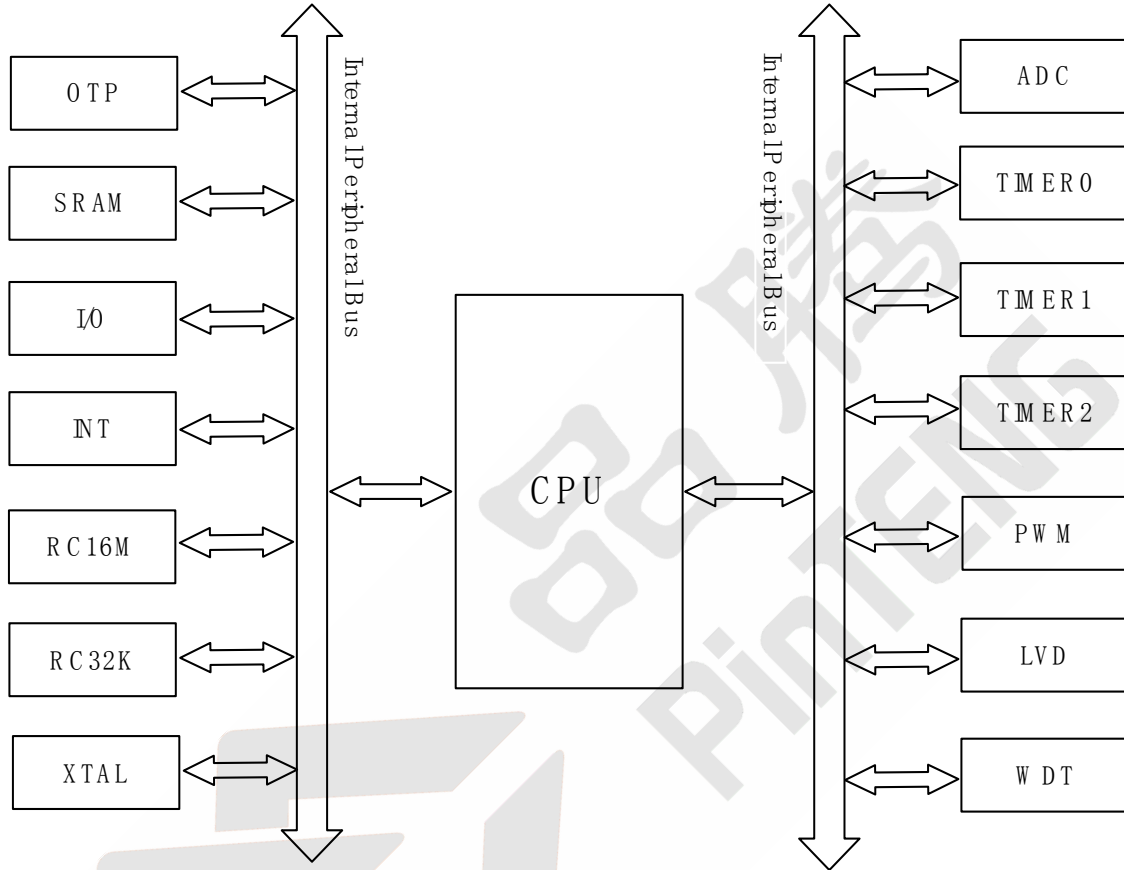


图 4 系统框图

6. 中央处理器

6.1 指令集

表 2 MCU 指令集

类别	指令格式	操作码	指令意义	指令周期	标志位
算术运算	ADDK K	0xF0 K	$A \leftarrow A + K$	1	C DC Z
	ADD A, R	0000 000 R	$A \leftarrow A + R$	1	
	ADDR A, R	0000 001 R	$R \leftarrow A + R$	1	
	ADDC A, R	0000 010 R	$A \leftarrow A + R + C$	1	
	ADDCR A, R	0000 011 R	$R \leftarrow A + R + C$	1	
	SUBK K	0xF1 K	$A \leftarrow A - K$	1	
	SUB A, R	0000 100 R	$A \leftarrow A - R$	1	
	SUBR A, R	0000 101 R	$R \leftarrow A - R$	1	
	SUBC A, R	0000 110 R	$A \leftarrow A - R - (\sim C)$	1	
	SUBCR A, R	0000 111 R	$R \leftarrow A - R - (\sim C)$	1	
	DAR R	0101 101 R	A 进行 BCD 调整, 存入到 R 中	1	C
	DAA	0xFF 06	A 进行 BCD 调整, 存入到 A 中	1	C
	DAAF	0xFF 07	A 进行 BCD 调整, 存入到 A 中	1	C DC
逻辑运算	ANDK K	0xF2 K	$A \leftarrow A \& K$	1	Z
	AND A, R	0001 000 R	$A \leftarrow A \& R$	1	Z
	ANDR A, R	0001 001 R	$R \leftarrow A \& R$	1	Z
	CPL R	0001 010 R	$A \leftarrow \text{NOT}(R)$	1	Z
	CPLR R	0001 011 R	$R \leftarrow \text{NOT}(R)$	1	Z
	ORK K	0xF3 K	$A \leftarrow A K$	1	Z
	OR A, R	0001 100 R	$A \leftarrow A R$	1	Z
	ORR A, R	0001 101 R	$R \leftarrow A R$	1	Z
	XORK K	0xF4 K	$A \leftarrow A \wedge K$	1	Z
	XOR A, R	0001 110 R	$A \leftarrow A \wedge R$	1	Z
	XORR A, R	0001 111 R	$R \leftarrow A \wedge R$	1	Z
	BCPL R, b	1110 bbb R	R 的第 b 个位取反, 然后送给 R	1	~
递增和递减指令	INC R	0010 000 R	$A \leftarrow R + 1$	1	Z
	INCR R	0010 001 R	$R \leftarrow R + 1$	1	Z
	INCSZ R	0010 010 R	$A \leftarrow R + 1$, 如果 A=0, 则跳过下一条指令	1 or 2	~
	INCSZR R	0010 011 R	$R \leftarrow R + 1$, 如果 R=0, 则跳过下一条指令	1 or 2	~
	DEC R	0010 100 R	$A \leftarrow R - 1$	1	Z
	DECR R	0010 101 R	$R \leftarrow R - 1$	1	Z
	DECSZ R	0010 110 R	$A \leftarrow R - 1$, 如果 A=0, 则跳过下一条指令	1 or 2	~
	DECSZR R	0010 111 R	$R \leftarrow R - 1$, 如果 R=0, 则跳过下一条指令	1 or 2	~

移位指令	RLC R	0011 000 R	$A \leftarrow R$ 带进位循环左移 1 位	1	C
	RLCR R	0011 001 R	$R \leftarrow R$ 带进位循环左移 1 位	1	C
	RRC R	0011 010 R	$A \leftarrow R$ 带进位循环右移 1 位	1	C
	RRCR R	0011 011 R	$R \leftarrow R$ 带进位循环右移 1 位	1	C
	RL R	0011 100 R	$A \leftarrow R$ 循环左移 1 位	1	~
	RLR R	0011 101 R	$R \leftarrow R$ 循环左移 1 位	1	~
	RR R	0011 110 R	$A \leftarrow R$ 循环右移 1 位	1	~
	RRR R	0011 111 R	$R \leftarrow R$ 循环右移 1 位	1	~
数据传送	MOV A, R	0100 000 R	$A \leftarrow R$	1	Z
	MOV R, A	0100 001 R	$R \leftarrow A$	1	~
	MOVK K	0xF5 K	$A \leftarrow K$	1	~
	MOVRR R	0100 011 R	$R \leftarrow R$, 两个 R 为同一地址, 影响 Z	1	Z
	XCH R	0100 010 R	A/R 内容对调	1	~
位操作	BCLR R, b	0110 bbb R	$R[b] \leftarrow 0$	1	~
	BSET R, b	0111 bbb R	$R[b] \leftarrow 1$	1	~
转移指令	JMP AA	0xA000~BFFF	$PC \leftarrow AA$, AA 为 13bit 值, JMP 支持可跳转范围为 8K ROM 空间	2	~
	BTSZ R, b	1100 bbb R	如果 $R[b]=0$, 则跳过下一条指令	1 or 2	~
	BTSNZ R, b	1101 bbb R	如果 $R[b]=1$, 则跳过下一条指令	1 or 2	~
	CALL AA	0x8000~9FFF	Push pc+1, then $PC \leftarrow AA$, AA 为 13bit 值, CALL 可跳转范围为 8K ROM 空间	2	~
	RET	0xFF 03	PC 值出栈	2	~
	RETK K	0xF6 K	PC 值出栈同时 K 赋给累加器 A	2	~
	RETI	0xFF 04	PC 值出栈同时 GIE=1	2	~
	SZR R	0100 101 R	$R \leftarrow R$, 如果 $R=0$, 则跳过下一条指令	1 or 2	~
	SZ R	0100 100 R	$A \leftarrow R$, 如果 $R=0$, 则跳过下一条指令	1 or 2	~
	SE R	0100 110 R	如果 $A=R$, 则跳过下一条指令	1 or 2	C Z
其他指令	SEK K	0xF7 K	如果 $A=K$, 则跳过下一条指令	1 or 2	C Z
	NOP	0xFF FF	空指令不作任何操作	1	~
	CLR R	0101 000 R	把 R 赋 0	1	Z
	SET R	0101 001 R	把 R 赋 0xff	1	~
	CLRWDT	0xFF 05	Clear WDT	1	~
	SWAP R	0101 010 R	R 的高四位和低四位交换, 结果放入 A	1	~
	SWAPR R	0101 011 R	R 的高四位和低四位交换, 结果放入 R	1	~
	STOP	0xFF 02	芯片进入 STOP 状态	1	~
	MPSEL AA	0100 111 AA	[MPH00,MPL0] = AA, AA 为 9bit 值 设置间接寻址地址寄存器	1	~
	MSTEP K	0xF8 K	$MP \leftarrow MP + K$ ($-128 \leq K \leq 127$)	1	~
	ESTEP K	0xF9 K	$EADR \leftarrow EADR + K$	1	~

			(-128≤K≤127)		
查表	MOVC R	0101 100 R	[EDATH, R]←ROM[EADRH, EADRL] 把 ROM 地址(EADRH, EADRL)中的值高 8 位赋给 EDATH, 低 8 位赋值给 R	2	~

参数说明:

R: 数据存储器地址

b: 位选择(0~7)

DC: 半加进位标志

A: 工作寄存器

PC: 程序计数器

Z: 结果为零标志

K: 立即数

C: 进位标志

6.2 ROM

2K×16bit 的存储空间，由 11 位 PC 指针访问，复位地址为 000h，中断入口地址 008h 或 018h，支持 8 级堆栈，程序存储器、INFO 区和堆栈结构如下：

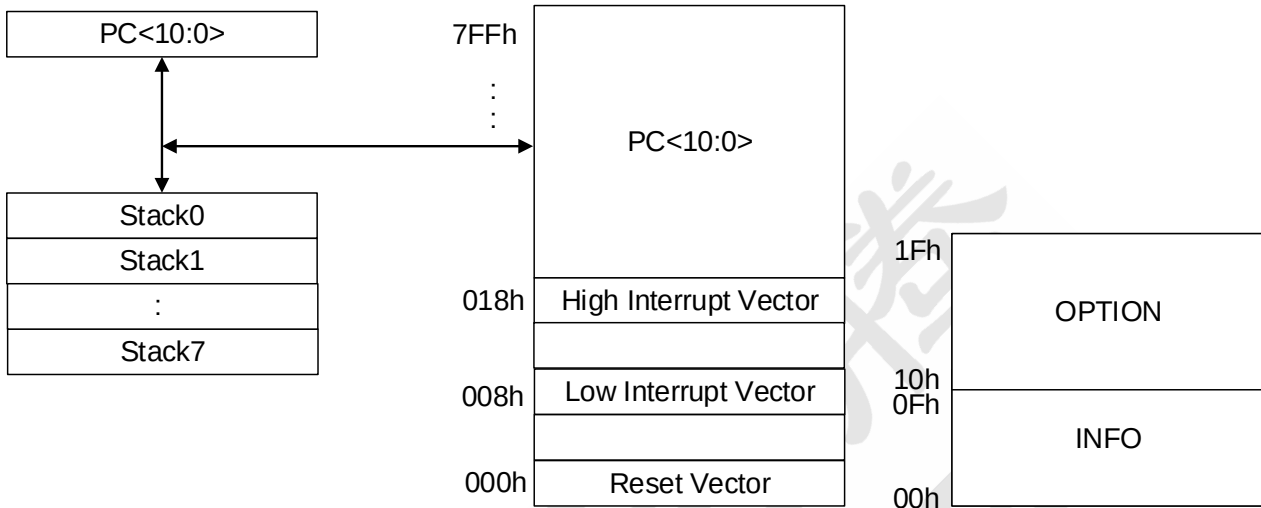


图 5 程序存储器 ROM

说明：

堆栈级数为 8 级，如果用户使用时超过此级数，则会导致功能出错

6.3 RAM

芯片集成 112×8bit 的数据存储空间。SFR 及 SRAM 地址分配如下所示。

地址	地址分配说明
\$00h~\$7Fh	SFR 地址空间
\$80h~\$EFh	SRAM 地址空间

1. 直接寻址

SFR/SRAM 地址空间都可直接寻址，地址在指令编码中指定。

2. 间接寻址

间接寻址空间包括所有 SRAM、SFR 空间。间接寻址时通过间接寻址地址寄存器{MPH00,MPL0}来访问其所指向的地址，其与直接寻址时的地址是完全一致的。IAR0 不是一个实际的物理地址。

6.4 CPU SFR

CPU 模块相关寄存器：

地址	符号	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	复位值
000h	IAR0	通过{MPH0,MPL0}访问数据区(不是一个实际的物理地址)								xxxx xxxx
002h	MPL0	MPL0[7:0]								0000 0000
003h	MPH0	-	-	-	-	-	-	-	MPH00	---- --0
006h	STATUS	-	-	-	-	-	Z	DC	C	0000 0xxx
007h	ACC	ACC[7:0]								xxxx xxxx
008h	PCL	PCL[7:0]								0000 0000
009h	EADDRH	INFOS	-	-	-	-	EADDRH[2:0]			0--- -000
00Ah	EADRL	EADRL[7:0]								0000 0000
00Bh	EDATH	EDATH[7:0]								xxxx xxxx

- **间接寻址寄存器(IAR0, MPH0, MPL0):**

IAR0 不是一个实际的物理地址。间接寻址时通过间接寻址地址寄存器{MPH00,MPL0}来访问其所指向的地址，其与直接寻址时的地址是完全一致的。

- **状态寄存器(STATUS, 006h):**

状态寄存器包含运算标志，结果标志。

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	-	-	-	Z	DC	C
Access	RO	RO	RO	RO	RO	RW	RW	RW
Default	0	0	0	0	0	x	x	x

Bit[2] **Z**: 零标志

- 1: 算术或逻辑操作结果为 0
- 0: 算术或逻辑操作结果不为 0

Bit[1] **DC**: 半字节辅助进位标志/借位标志，

- 用于进位时，1 表示有进位，0 表示无进位
- 用于借位时，1 表示无借位，0 表示有借位

Bit[0] **C**: 进位标志/借位标志，

- 用于进位时，1 表示有进位，0 表示无进位
- 用于借位时，1 表示无借位，0 表示有借位

- **累加器(ACC, 007h):**

累加器 ACC 是最常用的寄存器，指令系统中采用 A 作为助记符。常用来存放参加计算或者逻辑运算的操作数及结果。

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	ACC[7:0]							
Access	RW							
Default	0xxx							

- **PC 指针低 8 位(PCL, 008h):**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	PCL[7:0]							
Access	RW							
Default	0x00							

PCL 只能通过 ADDR A, PCL 指令跳转（注：执行此指令后 PC_NEXT=PC_NOW+1+ACC, PCL=PC_NEXT[7:0]；除此指令外，对 PCL 操作的其他指令不能改变 PC 值）。

软件可以读取它得到 PC 的低 8 位的值，比如：“MOV A,PCL”等。

● **MOVC 地址寄存器(EADDRH, 009h):**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	INFOS	-	-	-	-	EADDRH[2:0]		
Access	RW	-	-	-	-	RW		
Default	0	-	-	-	-	000		

Bit[7] **INFOS**: MOVC 指令对 INFO ROM 区访问选择位

1: MOVC 指令访问 INFO ROM 区

0: MOVC 指令访问 CODE ROM 区

Bit[2:0] **EADDRH[2:0]**: 读取程序存储器的地址高 3 位

● **MOVC 地址寄存器(EADRL, 00Ah):**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	EADRL[7:0]							
Access	RW							
Default	0x00							

Bit[7:0] **EADRL[7:0]**: 读取程序存储器的地址低 8 位

● **MOVC 数据寄存器(EDATH, 00Bh):**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	EDATH[7:0]							
Access	RW							
Default	0xxx							

Bit[7:0] **EDATH[7:0]**: MOVC 指令从程序存储器中读取的高 8 位数据。

ROM[EADDRH, EADRL]→[EDATH, R], 即把 ROM 地址[EADDRH, EADRL]中的值高 8 位赋给 SFR 的 EDATH, 低 8 位赋值给 SRAM 的 R 地址

举例：将程序存储器地址 0123h 中的数据传送到 SFR 的 EDATH 和 85h, 然后再将高 8 位数据赋值给 ACC

```
MOVK 0x01
```

```
MOV EADDRH,A //send ROM Hbyte address to EADDRH
```

```
MOVK 0x23
```

```
MOV EADRL,A //send ROM Lbyte address to EADRL
```

```
MOVC 0x85
```

```
MOV A, EDATH //send Hbyte data to ACC
```

6.5 SFR

特殊功能寄存器（SFR）包含系统专用寄存器和辅助专用寄存器，详细描述如下：

表 3 特殊寄存器列表（SFR）

地址	符号	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	复位值
000h	IAR0	通过{MPH00,MPL0}访问数据区(不是一个实际的物理地址)								xxxx xxxx
002h	MPL0	MPL0[7:0]								0000 0000
003h	MPH0	-	-	-	-	-	-	-	MPH00	---- ---0
006h	STATUS	-	-	-	-	-	Z	DC	C	0000 0xxx
007h	ACC	ACC[7:0]								xxxx xxxx
008h	PCL	PCL[7:0]								0000 0000
009h	EADRH	INFOS	-	-	-	-	EADDRH[2:0]			0--- -000
00Ah	EADRL	EADRL[7:0]								0000 0000
00Bh	EDATH	EDATH[7:0]								xxxx xxxx
00Ch	IE0	GIE/GIEL	GIEH	-	INT1IE	INT0IE	T2IE	T1IE	T0IE	00-0 0000
010h	IF0	-	-	-	INT1IF	INT0IF	T2IF	T1IF	T0IF	---0 0000
011h	IE1	-	-	-	CMP2IE	CMP1IE	KEYIE	ADCIE	LVDIE	---0 0000
012h	IF1	-	-	-	CMP2IF	CMP1IF	KEYIF	ADCIF	LVDIF	---0 0000
013h	IP0	IPEN	-	-	INT1IP	INT0IP	T2IP	T1IP	T0IP	0--0 0000
014h	IP1	-	-	-	CMP2IP	CMP1IP	KEYIP	ADCIP	LVDIP	---0 0000
015h	INTS	-	-	-	-	INT1S[1:0]		INT0S[1:0]		---- 0000
016h	INTEN	-	-	-	-	-	-	EINT1	EINT0	---- --00
017h	WDTCON	LRCEN	WDTSEL	WDTEN	TO	PD	PS[2:0]			1011 1111
01Ah	P0	P07	P06	P05	P04	P03	P02	P01	P00	xxxx xxxx
01Bh	P0OD	P0OD7	P0OD6	P0OD5	P0OD4	P0OD3	P0OD2	P0OD1	P0OD0	0000 0000
01Ch	P0PH	P0PH7	P0PH6	P0PH5	P0PH4	P0PH3	P0PH2	P0PH1	P0PH0	1111 1111
01Dh	P0PD	P0PD7	P0PD6	P0PD5	P0PD4	P0PD3	P0PD2	P0PD1	P0PD0	0000 0000
01Eh	P0OE	P0OE7	P0OE6	P0OE5	P0OE4	P0OE3	P0OE2	P0OE1	P0OE0	1111 1111
01Fh	P0K	P0K7	P0K6	P0K5	P0K4	P0K3	P0K2	P0K1	P0K0	0000 0000
020h	P1	-	-	P15	P14	P13	P12	P11	P10	--xx xxxx
021h	P1OD	-	-	P1OD5	P1OD4	P1OD3	P1OD2	P1OD1	P1OD0	--00 0000
022h	P1PH	-	-	P1PH5	P1PH4	P1PH3	P1PH2	P1PH1	P1PH0	--11 1111
023h	P1PD	-	-	P1PD5	P1PD4	P1PD3	P1PD2	P1PD1	P1PD0	--00 0000
024h	P1OE	-	-	P1OE5	P1OE4	P1OE3	P1OE2	P1OE1	P1OE0	--11 1111
025h	P1K	-	-	P1K5	P1K4	P1K3	P1K2	P1K1	P1K0	--00 0000
02Ch	MAP0	PWM4M[3:0]				PWM3M[3:0]				0011 0100
02Dh	LVDCON0	LVDOUT	LVDEN	-	-	LVDSEL[3:0]				00-- 0000
02Eh	PCON	OSCOUT	IOHS	LCKS	-	-	-	-	LVREN	010- ---1
02Fh	SRSTCON	-	-	-	-	-	-	-	WRST	---- ---0
030h	T0CON0	-	-	-	-	T0FS[2:0]			T0EN	---- 0000
031h	T0C	T0C[7:0]								0000 0000
033h	T0OVR	T0OVR[7:0]								xxxx xxxx
035h	T1CON0	T1SE	-	T1CKS[1:0]		T1FS[2:0]			T1EN	0-00 0000

037h	T1OVR	T1OVR[7:0]								xxxx xxxx
039h	T1C	T1C[7:0]								0000 0000
03Bh	T2CON0	T2INTS	-	T2CKS	-	T2FS[2:0]		T2EN	0-0- 0000	
03Dh	T2C	T2C[7:0]								0000 0000
03Fh	T2OVR	T2OVR[7:0]								xxxx xxxx
050h	PWMCON0	HPWMEN	-	-	PWM4EN	PWM3EN	PWM2EN	PWM1EN	PWM0EN	0--0 0000
051h	PWMCON1	-	-	-	PWM4S	PWM3S	PWM2S	PWM1S	PWM0S	---0 0000
053h	PWM0D	PWM0D[7:0]								xxxx xxxx
055h	PWM1D	PWM1D[7:0]								xxxx xxxx
057h	PWM2D	PWM2D[7:0]								xxxx xxxx
059h	PWM3D	PWM3D[7:0]								xxxx xxxx
05Bh	PWM4D	PWM4D[7:0]								xxxx xxxx
05Eh	PWMDTF	PWMDTF[7:0]								xxxx xxxx
05Fh	PWMDTL	PWMDTL[7:0]								xxxx xxxx
060h	ADCON0	-	ADCCK[1:0]		ADCE	-	-	-	-	-000 ----
061h	ADCON1	ADCVO	-	-	ADCS	ADCEN	ADCVREF[2:0]			0--0 0000
062h	ADCON2	-	-	-	-	ADCADDR[3:0]				---- 0000
064h	ADCCFG0	ADCCH7	ADCCH6	ADCCH5	ADCCH4	ADCCH3	ADCCH2	ADCCH1	ADCCH0	0000 0000
065h	ADCCFG1	-	-	-	ADCCH12	ADCCH11	ADCCH10	ADCCH9	ADCCH8	---0 0000
066h	ADCOL	ADCOL[7:0]								0000 0000
067h	ADCOH	-	-	-	-	ADCOTH[3:0]				---- 0000
068h	CM1CON0	CM1EN	CM1OUT	CM1NSTEP[5:0]						0010 0000
069h	CM1CON1	CM1IM	CM1NV	CM1POS	CO1SEL[1:0]		CM1NSEL[2:0]			0000 0000
06Ah	CM2CON0	CM2EN	CM2OUT	CM2NSTEP[5:0]						0010 0000
06Bh	CM2CON1	CM2IM	CM2NV	CM2OEN	-	-	-	CM2NSEL[1:0]		000- --00

说明：-：无效位，回读为'0' x：不定态

6.6 OPTION

表 4 配置选项 0(010h)

名称	位	默认值	属性	说明
RSTP02EN	[14]	1	RW	P02 作为外部复位脚选择 1: P02 不作为外部复位脚 0: P02 作为外部复位
SUT[2:0]	[6:4]	111	RW	PWRT & WDT 计数周期选择位 (其值必须是分频率的倍数) 111: PWRT = 16ms, WDT prescaler rate = 16ms (default) 100: PWRT = 128ms, WDT prescaler rate = 128ms 011: PWRT = 256ms, WDT prescaler rate = 256ms 000: PWRT = 8ms, WDT prescaler rate = 8ms
XTALS	[3]	1	RW	32.768kHz 晶体振荡器选择 1: P00\IP01 不复用为 XTAL 0: P00\IP01 复用为 XTAL

表 5 配置选项 1(011h)

名称	位	默认值	属性	说明
PROTECT	[13]	1	RW	代码保护选择位 1: 代码不加密 OTP code protection off (默认) 0: 代码加密 OTP code protection on
SMTVS	[11:10]	11	RW	端口输入配置位 11: 输入 SMT 功能开启 $0.7 \times VDD / 0.3 \times VDD$ 10: 输入 SMT 功能开启 $0.45VDD / 0.2 \times VDD$ 0x: 输入 SMT 功能关闭 $0.5VDD / 0.5 \times VDD$
OSCD[1:0]	[9:8]	11	RW	指令周期选择位(Instructions Period Select) 11: 4T (4 个 RC16M 周期) 10: 2T (2 个 RC16M 周期) 00: 8T (8 个 RC16M 周期) 01: 16T (16 个 RC16M 周期)
LVRSEL[2:0]	[7:5]	001	RW	低电压复位点选择 000: 关闭 001: 1.8V 010: 2.0V 011: 2.2V 100: 2.4V 101: 2.7V 110: 2.9V 111: 3.6V

7. 时钟系统

本芯片支持三个时钟源：RC16M、RC32K 及 XTAL，系统时钟结构如下所示：

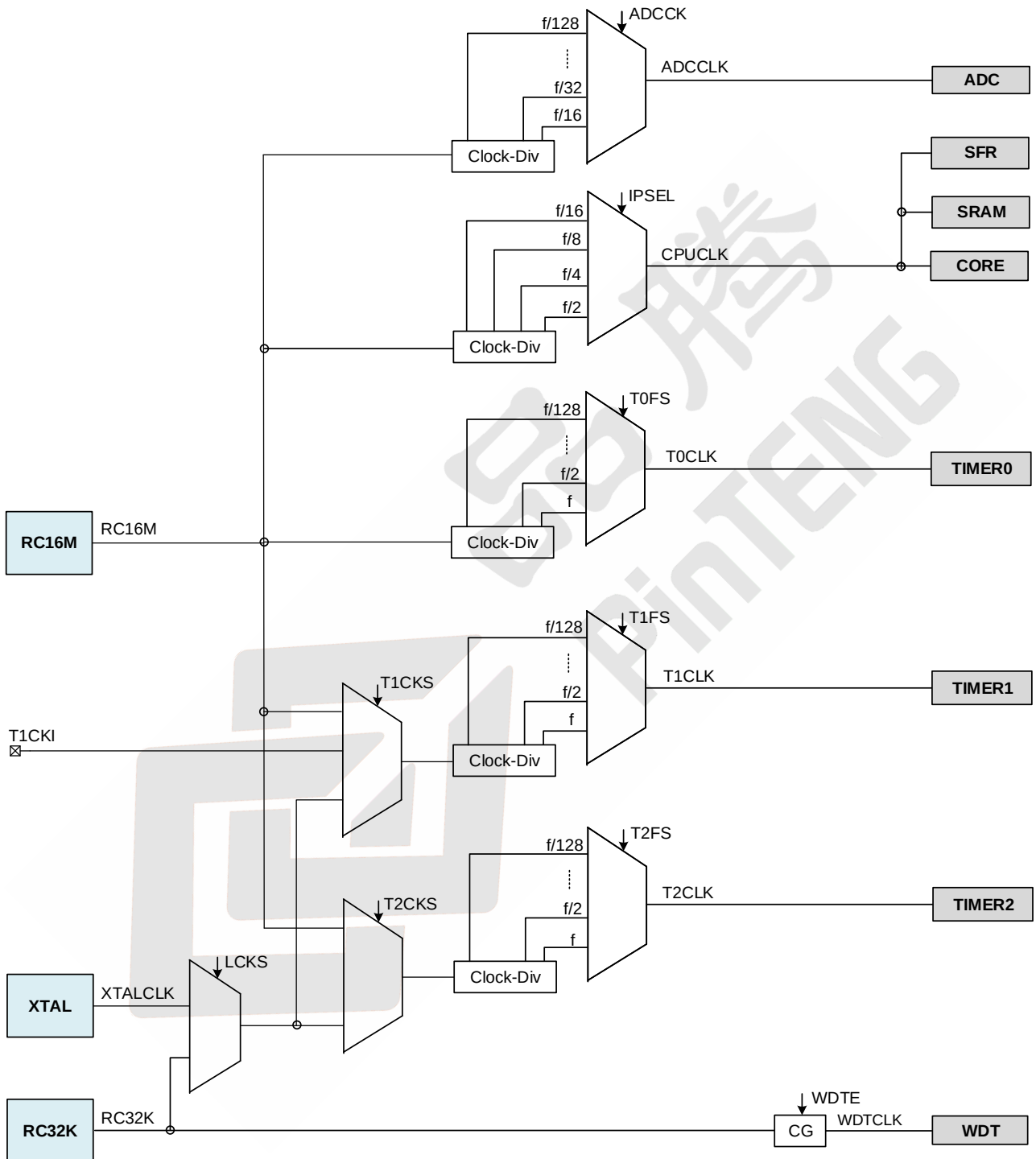
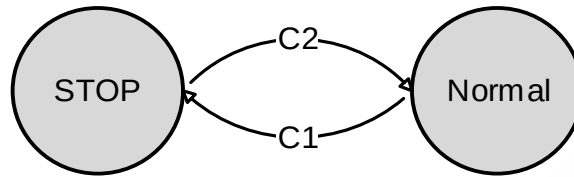


图 6 时钟结构图

8. 工作模式

支持 Normal 模式、STOP 模式。模式描述如下：



C1: 进入STOP模式
C2: 从STOP模式唤醒

图 7 工作模式转换图

STOP 模式

CPU 及外设都停止工作，PD 位清零，TO 位置 1，看门狗清零同时保持运行状态，RC16M 停振，I/O 维持原状。STOP 模式要保持低功耗状态，需要执行 STOP 指令前关闭 LVREN、LVDEN、ADCEN、CMP1EN、CMP2EN，同时 IO 需为非高阻态。

唤醒方式：

1. 外部中断 0 可唤醒 STOP 模式。
2. 外部中断 1 可唤醒 STOP 模式。
3. WDT 溢出可唤醒 STOP 模式。
4. KEY 中断可唤醒 STOP 模式。
5. TIMER1 工作于 RTC 模式时，TIMER1 中断可唤醒 STOP 模式。
6. TIMER2 工作于 RTC 模式时，TIMER2 中断可唤醒 STOP 模式。

9. 中断系统

系统有如下 10 个中断源：

- 1) TIMER0 溢出中断
- 2) TIMER1 溢出中断
- 3) TIMER2 溢出中断
- 4) INT0 中断
- 5) INT1 中断
- 6) ADC 中断
- 7) LVD 中断
- 8) KEY 中断
- 9) CMP1 中断
- 10) CMP2 中断

9.1 INT Function

1. IF0/IF1 为中断标志寄存器，记录处理器所发生的中断。IE0/IE1 为中断使能寄存器。IPEN 为中断优先级控制寄存器。
2. 中断允许总控位 GIE/GIEL 有两个功能：当 IPEN 为低电平时，其为全局中断使能位；当 IPEN 为高电平时，其为低优先级中断全局使能位。
3. 中断允许总控位 GIEH：当 IPEN 为高电平时，GIEH 为高优先级中断全局使能位。而此时低优先级中断需要 GIEH、GIE/GIEL 均有效才能产生中断进入中断服务程序。
4. 支持两种中断优先级（高和低），所有中断源都可单独配置为高优先级或低优先级。允许低优先级中断服务程序嵌套高优先级中断服务程序，不允许同优先级之间的中断嵌套。
5. 两个中断入口地址：008h 和 018h。当 IPEN 为低电平时，入口地址为 008h；当 IPEN 为高电平时，默认入口地址为 008h(所有中断源默认为低优先级)，当某个中断源切换到高优先级时，中断入口地址切换到 018h。
6. 进入中断服务程序前，PC、ACC 及 STATUS 会被压栈保护。
7. 当中断优先级 IPEN 为低电平时，所有中断源的都为低优先级（软件错误地配置为高优先级时，硬件将强行将其变为低优先级）。中断优先级功能图如下所示：

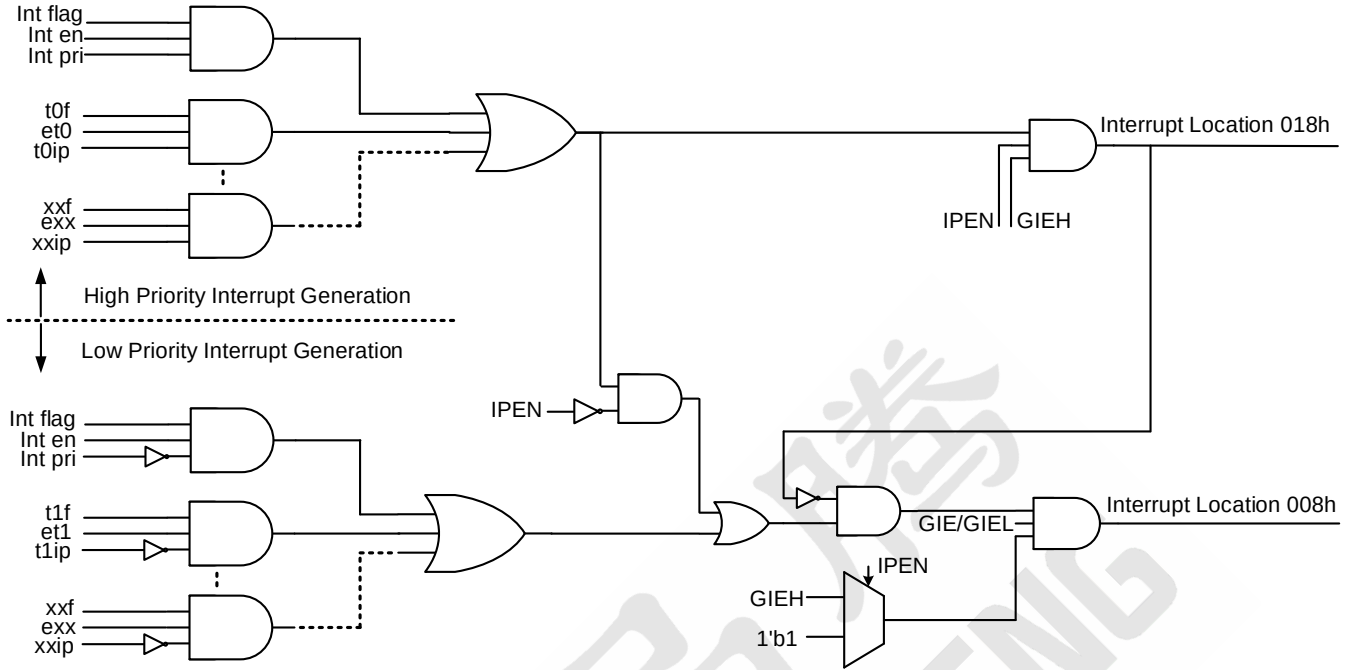


图 7 中断示意图

9.2 INT SFR

中断模块相关寄存器：

地址	符号	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	复位值
00Ch	IE0	GIE/GIEL	GIEH	-	INT1IE	INT0IE	T2IE	T1IE	T0IE	00-0 0000
010h	IF0	-	-	-	INT1IF	INT0IF	T2IF	T1IF	T0IF	---0 0000
011h	IE1	-	-	-	CMP2IE	CMP1IE	KEYIE	ADCIE	LVDIE	---0 0000
012h	IF1	-	-	-	CMP2IF	CMP1IF	KEYIF	ADCIF	LVDIF	---0 0000
013h	IP0	IPEN	-	-	INT1IP	INT0IP	T2IP	T1IP	T0IP	0--0 0000
014h	IP1	-	-	-	CMP2IP	CMP1IP	KEYIP	ADCIP	LVDIP	---0 0000
015h	INTS	-	-	-	-	INT1S[1:0]		INT0S[1:0]		---- 0000
016h	INTEN	-	-	-	-	-	-	EINT1	EINT0	---- --00

• 中断屏蔽寄存器 0(IE0, 00Ch):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	GIE/GIEL	GIEH	-	INT1IE	INT0IE	T2IE	T1IE	T0IE
Access	RW	RW	-	RW	RW	RW	RW	RW
Default	0	0	-	0	0	0	0	0

Bit[7] **GIE/GIEL**: 中断允许控制位

当 IPEN 为低电平时：

1: 使能所有没有屏蔽的中断

0: 禁止所有中断

当 IPEN 为高电平时：

1: 使能所有低优先级中断

0: 禁止所有低优先级中断

- Bit[6] **GIEH**: 高优先级中断允许控制位
 1: 使能所有高优先级中断
 0: 禁止所有高优先级中断
- Bit[4] **INT1IE**: INT1 中断屏蔽位
 1: 使能外部中断 1
 0: 禁止外部中断 1
- Bit[3] **INT0IE**: INT0 中断屏蔽位
 1: 使能外部中断 0
 0: 禁止外部中断 0
- Bit[2] **T2IE**: TIMER2 溢出中断屏蔽位
 1: 使能 TIMER2 溢出中断
 0: 禁止 TIMER2 溢出中断
- Bit[1] **T1IE**: TIMER1 溢出中断屏蔽位
 1: 使能 TIMER1 溢出中断
 0: 禁止 TIMER1 溢出中断
- Bit[0] **T0IE**: TIMER0 溢出中断屏蔽位
 1: 使能 TIMER0 溢出中断
 0: 禁止 TIMER0 溢出中断

• 中断屏蔽寄存器 1(IE1, 011h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	-	CMP2IE	CMP1IE	KEYIE	ADCIE	LVDIE
Access	-	-	-	RW	RW	RW	RW	RW
Default	-	-	-	0	0	0	0	0

- Bit[4] **CMP2IE**: CMP2 中断屏蔽位
 1: 使能 CMP2 中断
 0: 禁止 CMP2 中断
- Bit[3] **CMP1IE**: CMP1 中断屏蔽位
 1: 使能 CMP1 中断
 0: 禁止 CMP1 中断
- Bit[2] **KEYIE**: KEY 中断屏蔽位
 1: 使能 KEY 中断
 0: 禁止 KEY 中断
- Bit[1] **ADCIE**: ADC 中断屏蔽位
 1: 使能 ADC 中断
 0: 禁止 ADC 中断
- Bit[0] **LVDIE**: LVD 中断屏蔽位
 1: 使能 LVD 中断
 0: 禁止 LVD 中断

• 中断标志寄存器(IF0, 010h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	-	INT1IF	INT0IF	T2IF	T1IF	T0IF
Access	-	-	-	RW0C	RW0C	RW0C	RW0C	RW0C
Default	-	-	-	0	0	0	0	0

Bit[4] **INT1IF**: 外部中断 1 标志, 软件写 0 清, 写 1 保持
 Bit[3] **INT0IF**: 外部中断 0 标志, 软件写 0 清, 写 1 保持
 Bit[2] **T2IF**: TIMER2 溢出中断标志, 软件写 0 清, 写 1 保持
 Bit[1] **T1IF**: TIMER1 溢出中断标志, 软件写 0 清, 写 1 保持
 Bit[0] **T0IF**: TIMER0 溢出中断标志, 软件写 0 清, 写 1 保持

• 中断标志寄存器(IF1, 012h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	-	CMP2IF	CMP1IF	KEYIF	ADCIF	LVDIF
Access	-	-	-	RW0C	RW0C	RW0C	RW0C	RW0C
Default	-	-	-	0	0	0	0	0

Bit[4] **CMP2IF**: CMP2 中断标志, 软件写 0 清, 写 1 保持
 Bit[3] **CMP1IF**: CMP1 中断标志, 软件写 0 清, 写 1 保持
 Bit[2] **KEYIF**: KEY 中断标志, 软件写 0 清, 写 1 保持
 Bit[1] **ADCIF**: ADC 中断标志, 软件写 0 清, 写 1 保持
 Bit[0] **LVDIF**: LVD 中断标志, 软件写 0 清, 写 1 保持

• 中断优先级控制寄存器 0(IP0, 013h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	IPEN	-	-	INT1IP	INT0IP	T2IP	T1IP	T0IP
Access	RW	-	-	RW	RW	RW	RW	RW
Default	0	-	-	0	0	0	0	0

Bit[7] **IPEN**: 中断优先级使能位
 1: 使能中断优先级
 0: 禁止中断优先级
 Bit[4] **INT1IP**: INT1 中断优先级选择位
 1: INT1 中断为高优先级
 0: INT1 中断为低优先级
 Bit[3] **INT0IP**: INT0 中断优先级选择位
 1: INT0 中断为高优先级
 0: INT0 中断为低优先级
 Bit[2] **T2IP**: T2 中断优先级选择位
 1: T2 中断为高优先级
 0: T2 中断为低优先级
 Bit[1] **T1IP**: T1 中断优先级选择位
 1: T1 中断为高优先级
 0: T1 中断为低优先级
 Bit[0] **T0IP**: T0 中断优先级选择位
 1: T0 中断为高优先级
 0: T0 中断为低优先级

• 中断优先级控制寄存器 1(IP1, 014h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	-	CMP2IP	CMP1IP	KEYIP	ADCIP	LVDIP
Access	-	-	-	RW	RW	RW	RW	RW

Default	-	-	-	0	0	0	0	0
---------	---	---	---	---	---	---	---	---

Bit[4] **CMP2IP**: CMP2 中断优先级选择位

1: CMP2 中断为高优先级

0: CMP2 中断为低优先级

Bit[3] **CMP1IP**: CMP1 中断优先级选择位

1: CMP1 中断为高优先级

0: CMP1 中断为低优先级

Bit[2] **KEYIP**: KEY 中断优先级选择位

1: KEY 中断为高优先级

0: KEY 中断为低优先级

Bit[1] **ADCIP**: ADC 中断优先级选择位

1: ADC 中断为高优先级

0: ADC 中断为低优先级

Bit[0] **LVDIP**: LVD 中断优先级选择位

1: LVD 中断为高优先级

0: LVD 中断为低优先级

• 外部中断触发方式选择寄存器(INTS, 015h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	-	-	INT1S[1:0]		INT0S[1:0]	
Access	-	-	-	-	RW		RW	
Default	-	-	-	-	00		00	

Bit[3:2] **INT1S**: 外部中断 1 触发方式选择

00: 下降沿触发

01: 下降沿触发

10: 上升沿触发

11: 下降沿或上升沿触发

Bit[1:0] **INT0S**: 外部中断 0 触发方式选择

00: 下降沿触发

01: 下降沿触发

10: 上升沿触发

11: 下降沿或上升沿触发

• 外部中断使能寄存器(INTEN, 016h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	-	-	-	-	EINT1	EINT0
Access	-	-	-	-	-	-	RW	RW
Default	-	-	-	-	-	-	0	0

Bit[1] **EINT1**: 外部中断 1 使能选择

1: 外部中断 1 使能

0: 外部中断 1 不使能

Bit[0] **EINT0**: 外部中断 0 使能选择

1: 外部中断 0 使能

0: 外部中断 0 不使能

注意：

除了外部中断，当有中断条件产生时，无论对应的中断屏蔽位或全局允许位状态如何，中断标志位都将置 1。而外部中断只有在外部中断使能开启后才会将标志位置 1。

说明：

当系统中断子程序返回时需要将对应的中断标志位清零，只能采用如下几种方式：

MOV 指令清相应的中断标志位。以清 **T0IF** 为例，清除方法如下所示：

```
MOVK 0xFE
```

```
MOV IF0,A
```

BCLR 指令清相应的中断标志位。以清 **T0IF** 为例，清除方法如下所示：

```
BCLR IF0,0
```

ANDR, XORR 指令清相应中断标志位。以清 **T0IF**，且用 **ANDR** 指令为例，清除方法如下所示：

```
MOVK 0xFE
```

```
ANDR A, IF0
```

说明：

call 指令堆栈满后产生中断，中断不会立即响应，需等到 **call** 指令出栈后再响应中断。

call 指令 7 级堆栈后，产生低优先级中断，在低优先级中断处理过程中高优先级中断无法响应。

10. 通用输入输出端口(GPIO)

共有两组 GPIO 口，共 14 个 I/O 口，其中 P0 口为 8 脚 I/O 口，P1 口为 6 脚 I/O 口。

10.1 GPIO SFR

GPIO 模块相关寄存器：

地址	符号	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	复位值
01Ah	P0	P07	P06	P05	P04	P03	P02	P01	P00	xxxx xxxx
01Bh	P0OD	P0OD7	P0OD6	P0OD5	P0OD4	P0OD3	P0OD2	P0OD1	P0OD0	0000 0000
01Ch	P0PH	P0PH7	P0PH6	P0PH5	P0PH4	P0PH3	P0PH2	P0PH1	P0PH0	1111 1111
01Dh	P0PD	P0PD7	P0PD6	P0PD5	P0PD4	P0PD3	P0PD2	P0PD1	P0PD0	0000 0000
01Eh	P0OE	P0OE7	P0OE6	P0OE5	P0OE4	P0OE3	P0OE2	P0OE1	P0OE0	1111 1111
01Fh	P0K	P0K7	P0K6	P0K5	P0K4	P0K3	P0K2	P0K1	P0K0	0000 0000
020h	P1	-	-	P15	P14	P13	P12	P11	P10	--xx xxxx
021h	P1OD	-	-	P1OD5	P1OD4	P1OD3	P1OD2	P1OD1	P1OD0	--00 0000
022h	P1PH	-	-	P1PH5	P1PH4	P1PH3	P1PH2	P1PH1	P1PH0	--11 1111
023h	P1PD	-	-	P1PD5	P1PD4	P1PD3	P1PD2	P1PD1	P1PD0	--00 0000
024h	P1OE	-	-	P1OE5	P1OE4	P1OE3	P1OE2	P1OE1	P1OE0	--11 1111
025h	P1K	-	-	P1K5	P1K4	P1K3	P1K2	P1K1	P1K0	--00 0000

• P0 端口读写数据寄存器(P0, 01Ah):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	P07	P06	P05	P04	P03	P02	P01	P00
Access	RW	RW	RW	RW	RW	RW	RW	RW
Default	x	x	x	x	x	x	x	x

Bit[7:0] **P0[i]**: P0[i]端口读写数据

读该寄存器：如果是做输入时，读的数据是外部输入；如果是做输出时，读的数据是 P0 寄存器值。

写该端口，为输出模式时写数据从管脚输出；为输入模式则不影响管脚。

• P0 开漏使能寄存器(P0OD, 01Bh):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	P0OD7	P0OD6	P0OD5	P0OD4	P0OD3	P0OD2	P0OD1	P0OD0
Access	RW	RW	RW	RW	RW	RW	RW	RW
Default	0	0	0	0	0	0	0	0

Bit[7:0] **P0OD[i]**: P0[i]开漏使能

1: 使能

0: 禁止

• P0 上拉电阻使能寄存器(P0PH, 01Ch):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	P0PH7	P0PH6	P0PH5	P0PH4	P0PH3	P0PH2	P0PH1	P0PH0
Access	RW	RW	RW	RW	RW	RW	RW	RW
Default	1	1	1	1	1	1	1	1

Bit[7:0] **P0PH[i]**: P0[i]内部上拉使能

1: 禁止

0: 使能

• P0 下拉电阻使能寄存器(P0PD, 01Dh):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	P0PD7	P0PD6	P0PD5	P0PD4	P0PD3	P0PD2	P0PD1	P0PD0
Access	RW	RW	RW	RW	RW	RW	RW	RW
Default	0	0	0	0	0	0	0	0

Bit[7:0] **P0PD[i]**: P0[i]的下拉电阻使能

1: 使能下拉电阻

0: 禁止下拉电阻

• P0 I/O 方向控制寄存器(P0OE, 01Eh):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	P0OE7	P0OE6	P0OE5	P0OE4	P0OE3	P0OE2	P0OE1	P0OE0
Access	RW	RW	RW	RW	RW	RW	RW	RW
Default	1	1	1	1	1	1	1	1

Bit[7:0] **P0OE[i]**: P0 I/O 方向控制使能，系统复位以后设置为输入（高阻抗）

1: 输入（高阻抗）

0: 输出

• P0 KEY 中断使能(P0K, 01Fh):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	P0K7	P0K6	P0K5	P0K4	P0K3	P0K2	P0K1	P0K0
Access	RW	RW	RW	RW	RW	RW	RW	RW
Default	0	0	0	0	0	0	0	0

Bit[7:0] **P0K[i]**: P0[i]KEY 中断使能

1: 使能

0: 禁止

• P1 端口读写数据寄存器(P1, 020h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	P15	P14	P13	P12	P11	P10
Access	-	-	RW	RW	RW	RW	RW	RW
Default	-	-	x	x	x	x	x	x

Bit[5:0] **P1[i]**: P1[i]端口读写数据

读该寄存器：如果是做输入时，读的数据是外部输入；如果是做输出时，读的数据是 P1 寄存器值。

写该端口，为输出模式时写数据从管脚输出；为输入模式则不影响管脚。

• **P1 开漏使能寄存器(P1OD, 021h):**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	P1OD5	P1OD4	P1OD3	P1OD2	P1OD1	P1OD0
Access	-	-	RW	RW	RW	RW	RW	RW
Default	-	-	0	0	0	0	0	0

Bit[5:0] **P1OD[i]**: P1[i]开漏使能

1: 使能

0: 禁止

• **P1 上拉电阻使能寄存器(P1PH, 022h):**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	P1PH5	P1PH4	P1PH3	P1PH2	P1PH1	P1PH0
Access	-	-	RW	RW	RW	RW	RW	RW
Default	-	-	1	1	1	1	1	1

Bit[5:0] **P1PH[i]**: P1[i]内部上拉使能

1: 禁止

0: 使能

• **P1 下拉电阻使能寄存器(P1PD, 023h):**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	P1PD5	P1PD4	P1PD3	P1PD2	P1PD1	P1PD0
Access	-	-	RW	RW	RW	RW	RW	RW
Default	-	-	0	0	0	0	0	0

Bit[5:0] **P1PD[i]**: P1[i]的下拉电阻使能

1: 使能下拉电阻

0: 禁止下拉电阻

• **P1 I/O 方向控制寄存器(P1OE, 024h):**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	P1OE5	P1OE4	P1OE3	P1OE2	P1OE1	P1OE0
Access	-	-	RW	RW	RW	RW	RW	RW
Default	-	-	1	1	1	1	1	1

Bit[5:0] **P1OE[i]**: P1 I/O 方向控制使能，系统复位以后设置为输入（高阻抗）

1: 输入（高阻抗）

0: 输出

• P1 KEY 中断使能(P1K, 025h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	P1K5	P1K4	P1K3	P1K2	P1K1	P1K0
Access	-	-	RW	RW	RW	RW	RW	RW
Default	-	-	0	0	0	0	0	0

Bit[5:0] **P1K[i]**: P1[i]KEY 中断使能

1: 使能

0: 禁止

说明:

P0/P1 有相应的上拉/下控制位(**P0PH/P0PD/P1PH/P1PD** 寄存器)来设置使能内部上/下拉。如果设置为输出模式, 内部上拉/下拉功能会自动关闭。

P0/P1 有相应的开漏控制位(**P0OD/P1OD** 寄存器)来设置使能开漏输出。当开漏配置有效且数据寄存器值为 1 时, 即使配置为输出模式, 上拉功能也可以开启。

11. 端口资源映射(Resource Map)

支持 PWM3、PWM4 映射到所有 IO 口输出。

- 资源映射寄存器 0(MAP0, 02Ch):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	PWM4M[3:0]				PWM3M[3:0]			
Access	RW				RW			
Default	0x3				0x4			

Bit[7:4] **PWM4M**: PWM4 输出 IO 口按如下方式配置:

PWM4M	IO口
0x0	P00
0x1	P01
0x2	P02
0x3	P03
0x4	P04
0x5	P05
0x6	P06
0x7	P07
0x8	P10
0x9	P11
0xA	P12
0xB	P13
0xC	P14
Others	无

Bit[3:0] **PWM3M**: PWM3 输出 IO 口按如下方式配置:

PWM3M	IO口
0x0	P00
0x1	P01
0x2	P02
0x3	P03
0x4	P04
0x5	P05
0x6	P06
0x7	P07
0x8	P10
0x9	P11
0xA	P12
0xB	P13
0xC	P14
Others	P15

注意：

1. 切换映射端口前，把相应的 PWM 使能关闭
2. 若 PWM3/PWM4 映射到 PWM0~PWM2 对应的 IO 口时，那么 PWM0~PWM2 的输出会关闭，同时 PWM3 优先级高于 PWM4。

品 腾
PinTENG

12. 定时器(TIMER)

共包括 3 个 TIMER，其功能分别如下：

TIMER名称	位宽	定时功能	计数功能	PWM功能	RTC功能
TIMER0	8	Y	N	N	N
TIMER1	8	Y	Y	Y	Y
TIMER2	8	Y	N	Y	Y

12.1 TIMER0

TIMER0 为 8 位向上定时器，其从 T0OVR 开始计数，当其计数值达到 0xFF 后，产生 TIMER0 溢出信号。特性如下：

1. 支持时钟预分频功能；
2. 定时功能。

TIMER0 模块相关寄存器：

地址	符号	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	复位值
030h	T0CON0	-	-	-	-	T0FS[2:0]			T0EN	---- 0000
031h	T0C	T0C[7:0]								0000 0000
033h	T0OVR	T0OVR[7:0]								xxxx xxxx

• TIMER0 控制寄存器(T0CON0, 030h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	-	-	T0FS[2:0]			T0EN
Access	-	-	-	-	RW			RW
Default	-	-	-	-	000			0

Bit[3:1] **T0FS**: TIMER0 时钟分频选择

- 000: 不分频
- 001: 2 分频
- 010: 4 分频
- 011: 8 分频
- 100: 16 分频
- 101: 32 分频
- 110: 64 分频
- 111: 128 分频

Bit[0] **T0EN**: TIMER0 使能位

- 1: 使能 TIMER0
- 0: 禁止 TIMER0

• TIMER0 计数值(T0C, 031h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	T0C[7:0]							
Access	RO							
Default	0x00							

Bit[7:0] **T0C[7:0]**: TIMER0 计数值

• TIMER0 计数周期值(T0OVR, 033h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	T0OVR[7:0]							
Access	RW							
Default	0xxx							

Bit[7:0] **T0OVR[7:0]**: 预设置的定时周期寄存器，实际定时周期为: **0xFF - T0OVR + 1**

TIMER0 能被配置为普通的定时模式，当 TIMER0 被启动后，定时周期寄存器 T0OVR 的值将会被装载到定时器中，当定时器的计数器计满后将产生 TIMER0 溢出信号，同时 T0OVR 将会由硬件重新自动装载到计数器中。

TIMER0 工作于定时模式时的配置流程如下:

1. 配置时钟分频 T0FS;
2. 配置 T0OVR;
3. 使能 TIMER0;
4. 计满溢出后，上报 TIMER0 中断。

12.2 TIMER1&RTC

TIMER1 为 8 位向上定时器，其从 T1OVR 开始计数，当其计数值达到 0xFF 后，产生 TIMER1 溢出信号。其特性如下：

1. 支持时钟预分频功能；
2. 定时模式（内部高速时钟）；
3. RTC 模式（外部 32.768kHz 时钟或内部 32kHz 低速时钟）；
4. 计数模式（引脚输入时钟）；
5. PWM 模式（3 路 PWM 输出）。

TIMER1 模块相关寄存器：

地址	符号	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	复位值
035h	T1CON0	T1SE	-	T1CKS[1:0]		T1FS[2:0]			T1EN	0-00 0000
037h	T1OVR	T1OVR[7:0]								xxxx xxxx
039h	T1C	T1C[7:0]								0000 0000

• TIMER1 控制寄存器 0(T1CON0, 035h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	T1SE	-	T1CKS[1:0]		T1FS[2:0]			T1EN
Access	RW	-	RW		RW			RW
Default	0	-	00		000			0

Bit[7] **T1SE**: TIMER1 时钟源边沿选择位

- 0: 在 T1CKI 引脚信号由低电平跳变到高电平时计数递增
- 1: 在 T1CKI 引脚信号由高电平跳变到低电平时计数递增

Bit[5:4] **T1CKS[1:0]**: TIMER1 时钟源选择位

- 00: 选择内部 RC16M 时钟源（16MHz）
- 01: 选择 XTAL 时钟源（32.768kHz）或内部 32kHz 低速时钟
- 1x: 选择 T1CKI 引脚跳变沿

Bit[3:1] **T1FS**: TIMER1 时钟分频选择

- 000: 不分频
- 001: 2 分频
- 010: 4 分频
- 011: 8 分频
- 100: 16 分频
- 101: 32 分频
- 110: 64 分频
- 111: 128 分频

Bit[0] **T1EN**: TIMER1 使能位

- 1: 使能 TIMER1
- 0: 禁止 TIMER1

• TIMER1 预设置的周期寄存器(T1OVR, 037h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	T1OVR[7:0]							

Access	RW
Default	0xxx

Bit[7:0] **T1OVR[7:0]**: TIMER1 预设置的周期寄存器, 实际定时周期为: **0xFF- T1OVR+1**

• **TIMER1 计数寄存器(T1C, 039h):**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	T1C[7:0]							
Access	RO							
Default	0x00							

Bit[7:0] **T1C[7:0]**: TIMER1 计数值

TIMER1 启动后, 定时周期寄存器的值将会被装载到定时器中, 当定时器的计数器计满后将产生 TIMER1 溢出信号, 同时周期寄存器将会由硬件重新自动装载到计数器中, 然后启动向上计数。

TIMER1 工作于定时模式时的配置流程如下:

1. 配置 T1CKS 为 2'b00;
2. 配置时钟分频 T1FS;
3. 配置 T1OVR;
4. 使能 TIMER1;
5. 计满溢出后, 上报 TIMER1 中断。

TIMER1 工作于计数模式时的配置流程如下:

1. 配置 T1CKS 为 2'b1x;
2. 配置 T1SE;
3. 配置时钟分频 T1FS;
4. 配置 T1OVR;
5. 使能 TIMER1;
6. 计满溢出后, 上报 TIMER1 中断。

TIMER1 工作于 RTC 模式时的配置流程如下:

1. 配置 T1CKS 为 2'b01;
2. 配置时钟分频 T1FS;
3. 配置 T1OVR;
4. 使能 TIMER1;
5. 计满溢出后, 上报 TIMER1 中断。

12.3 TIMER2&RTC

TIMER2 为 8 位向上定时器，其从 T2OVR 开始计数，当其计数值达到 0xFF 后，产生 TIMER2 溢出信号。其特性如下：

1. 支持时钟预分频功能；
2. 定时模式（内部高速时钟）；
3. RTC 模式（外部 32.768kHz 时钟或内部 32kHz 低速时钟）；
4. PWM 模式（2 路 PWM 输出）。

TIMER2 模块相关寄存器：

地址	符号	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	复位值
03Bh	T2CON0	T2INTS	-	T2CKS	-	T2FS[2:0]			T2EN	0-0- 0000
03Dh	T2C	T2C[7:0]								0000 0000
03Fh	T2OVR	T2OVR[7:0]								xxxx xxxx

• TIMER2 控制寄存器(T2CON0, 03Bh):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	T2INTS	-	T2CKS	-	T2FS[2:0]			T2EN
Access	RW	-	RW	-	RW			RW
Default	0	-	0	-	000			0

Bit[7] **T2INTS**: TIMER2 中断产生选择

0: TIMER2 计数溢出时产生中断

1: TIMER2 计数连续溢出 4 次时产生中断

Bit[5] **T2CKS**: TIMER2 时钟源选择位

0: 定时模式，选择内部 RC16M 时钟源（16MHz）

1: RTC 模式，选择 XTAL 时钟源（32.768kHz）或内部 32kHz 低速时钟

Bit[3:1] **T2FS**: TIMER2 时钟分频选择

000: 不分频

001: 2 分频

010: 4 分频

011: 8 分频

100: 16 分频

101: 32 分频

110: 64 分频

111: 128 分频

Bit[0] **T2EN**: TIMER2 使能位

1: 使能 TIMER2

0: 禁止 TIMER2

• TIMER2 计数值(T2C, 03Dh):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	T2C[7:0]							
Access	RO							
Default	0x00							

Bit[7:0] T2C[7:0]: TIMER2 计数值

• TIMER2 计数周期值(T2OVR, 03Fh):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	T2OVR[7:0]							
Access	RW							
Default	0xxx							

Bit[7:0] T2OVR[7:0]: 预设置的定时周期寄存器, 实际定时周期为: $0xFF - T2OVR + 1$

TIMER2 做为普通的定时器时, 当定时器的计数器达到 0xFF 后, 产生 TIMER2 中断。

TIMER2 工作于定时模式时的配置流程如下:

1. 配置时钟分频 T2FS;
2. 配置 T2OVR;
3. 配置 T2INTS;
4. 使能 TIMER2 中断;
5. 使能 TIMER2;
6. 计满溢出后, 上报 TIMER2 中断。

TIMER2 工作于 RTC 模式时的配置流程如下:

1. 配置 RTC 模式 (T2CKS 配置为 1'b1);
2. 配置时钟分频 T2FS;
3. 配置 T2OVR;
4. 配置 T2INTS;
5. 使能 TIMER2 中断;
6. 使能 TIMER2;
7. 计满溢出后, 上报 TIMER2 中断。

TIMER2 做为 RTC 模式时, 使用外置的 32.768K 做为 TIMER2 时钟, 可产生标准的 1S 定时中断。
通过配置 T2INTS, 最多可产生 4S 定时中断, 软件配置指引:

1. 产生 1S 定时中断, 则: T2OVR 配置为 8'h0, T2FS 配置为 3'b111, T2INTS 配置为 1'b0。
2. 产生 4S 定时中断, 则: T2OVR 配置为 8'h0, T2FS 配置为 3'b111, T2INTS 配置为 1'b1。

12.4 PWM

共包括 5 路 PWM，其中：

- (1) PWM0~PWM2 由 TIMER1 产生；
- (2) PWM3~PWM4 由 TIMER2 产生；
- (3) 使能 HPWMEN、PWM3EN、PWM4EN 可使 PWM3 与 PWM4 组成带死区控制的互补输出，死区时间可调。

12.4.1 PWM SFR

PWM 模块相关寄存器：

地址	符号	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	复位值
050h	PWMCON0	HPWMEN	-	-	PWM4EN	PWM3EN	PWM2EN	PWM1EN	PWM0EN	0--0 0000
051h	PWMCON1	-	-	-	PWM4S	PWM3S	PWM2S	PWM1S	PWM0S	---0 0000
053h	PWM0D	PWM0D[7:0]								XXXX XXXX
055h	PWM1D	PWM1D[7:0]								XXXX XXXX
057h	PWM2D	PWM2D[7:0]								XXXX XXXX
059h	PWM3D	PWM3D[7:0]								XXXX XXXX
05Bh	PWM4D	PWM4D[7:0]								XXXX XXXX
05Eh	PWMDTF	PWMDTF[7:0]								XXXX XXXX
05Fh	PWMDTL	PWMDTL[7:0]								XXXX XXXX

• PWM 控制寄存器 0(PWMCON0, 050h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	HPWMEN	-	-	PWM4EN	PWM3EN	PWM2EN	PWM1EN	PWM0EN
Access	RW	-	-	RW	RW	RW	RW	RW
Default	0	-	-	0	0	0	0	0

Bit[7] **HPWMEN**: 互补 PWM 使能位

- 1: 使能互补 PWM 功能，PWM3 和 PWM4 组成一对互补输出
- 0: 关闭互补 PWM 功能

Bit[4:0] **PWMxEN**: PWMx 使能位(x=0~4)

- 1: 使能 PWMx
- 0: 关闭 PWMx

• PWM 控制寄存器 1(PWMCON1, 051h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	-	PWM4S	PWM3S	PWM2S	PWM1S	PWM0S
Access	-	-	-	RW	RW	RW	RW	RW
Default	-	-	-	0	0	0	0	0

Bit[4] **PWM4S**: PWM4 输出极性取反选择位

- 1: 取反，T2C 小于等于 PWM4D 时输出低电平
- 0: 不取反，T2C 小于等于 PWM4D 时输出高电平

Bit[3] **PWM3S**: PWM3 输出极性取反选择位

- 1: 取反，T2C 小于等于 PWM3D 时输出低电平

- 0: 不取反, T2C 小于等于 PWM3D 时输出高电平
- Bit[2] **PWM2S**: PWM2 输出极性取反选择位
- 1: 取反, T1C 小于等于 PWM2D 时输出低电平
- 0: 不取反, T1C 小于等于 PWM2D 时输出高电平
- Bit[1] **PWM1S**: PWM1 输出极性取反选择位
- 1: 取反, T1C 小于等于 PWM1D 时输出低电平
- 0: 不取反, T1C 小于等于 PWM1D 时输出高电平
- Bit[0] **PWM0S**: PWM0 输出极性取反选择位
- 1: 取反, T1C 小于等于 PWM0D 时输出低电平
- 0: 不取反, T1C 小于等于 PWM0D 时输出高电平

• PWM 占空比设置寄存器(PWMxD, 053h/055h/057h/059h/05Bh):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	PWMxD[7:0]							
Access	RW							
Default	0xxx							

Bit[7:0] **PWMxD[7:0]**: PWMx 占空比设置(i=0~4)

• PWM 互补输出前沿死区配置寄存器(PWMDTF, 05Eh):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	PWMDTF[7:0]							
Access	RW							
Default	0x00							

Bit[7:0] **PWMDTF[7:0]**: PWM 互补输出前沿死区大小配置寄存器

• PWM 互补输出后沿死区配置寄存器(PWMDTL, 05Fh):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	PWMDTL[7:0]							
Access	RW							
Default	0x00							

Bit[7:0] **PWMDTL[7:0]**: PWM 互补输出后沿死区大小配置寄存器

12.4.2 PWM配置流程

1. PWM 配置流程如下：

- 1) 配置 PWMx 对应 IO 口为输出并关闭开漏使能；
- 2) 配置 T1FS/T2FS；
- 3) 配置 T1OVR/T2OVR；
- 4) 配置 PWMxD；
- 5) 配置 PWMxS；
- 6) 使能 PWMxEN；
- 7) 使能 TIMER1/TIMER2。

如下为 TIMER1 产生 PWMx 为例，波形输出如下：

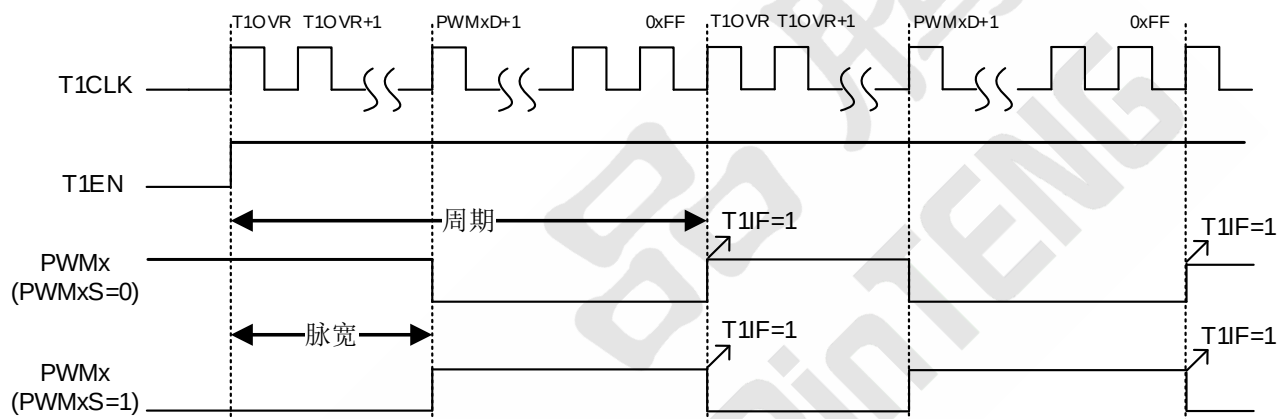


图 8 PWMx 输出示意图

软件按上述流程配置，使能 TIMER1 后，其从初值 T1OVR 开始向上计数，当计数到 8'hFF，产生 TIMER1 溢出中断，表示一个完整的 PWM 周期。占空比 = 脉宽/周期。

(1) 若 PWMxS=0，则：

T1C 位于[T1OVR, PWMxD]时，输出高电平

T1C 位于[PWMxD + 1, 8'hFF]时，输出低电平

(2) 若 PWMxS=1，则：

T1C 位于[T1OVR, PWMxD]时，输出低电平

T1C 位于[PWMxD + 1, 8'hFF]时，输出高电平

2. 互补 PWM 模式配置流程

支持 PWM3 和 PWM4 互补输出，软件配置流程如下。

- 1) 配置 PWM3M/PWM4M;
- 2) 配置 PWM3、PWM4 对应 IO 口的初始电平、设为输出并关闭开漏使能;
- 3) 配置 T2FS;
- 4) 配置 T2OVR;
- 5) 配置 PWM3D (互补输出时无需配置 PWM4D, 因为 PWM4 共用 PWM3D);
- 6) 配置 PWMDTF/PWMDTL;
- 7) 配置 PWM3S/PWM4S;
- 8) 使能 PWM3EN/PWM4EN/HPWMEN;
- 9) 使能 TIMER2。

注意：若需要关闭互补输出，则同时关闭 PWM3EN/PWM4EN/HPWMEN。

如下为 PWM3 和 PWM4 互补输出波形

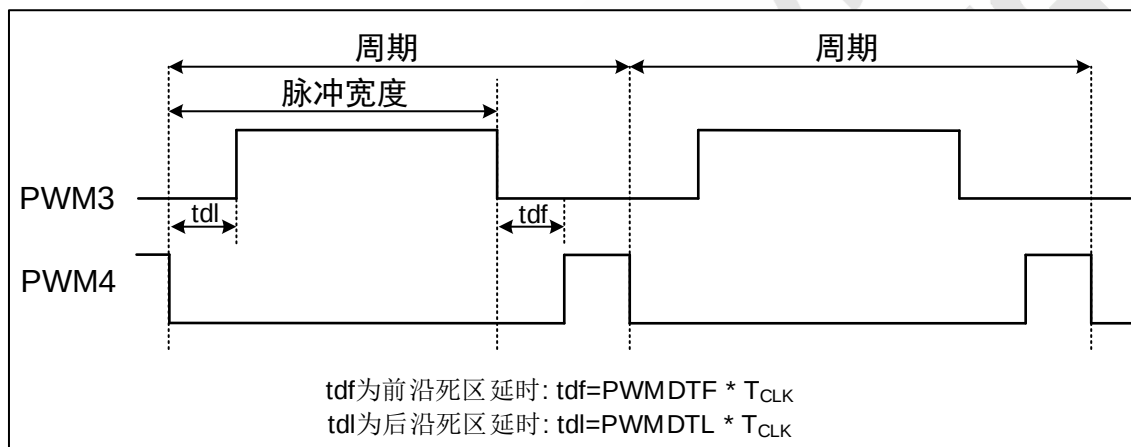


图 9 PWM3 及 PWM4 互补输出示意图

说明：

- 1) 死区配置寄存器 PWMDTF/PWMDTL 的配置值必须与 PWM3 的占空比配置寄存器 PWM3D 匹配，不能出现溢出情况，即：(PWM3D + PWMDTF + PWMDTL) ≤ 8'hFF。
- 2) PWM3 及 PWM4 互补使用时，如果需要切换输出电平特性(PWM3S, PWM4S)，则建议先关闭 PWM 使能和 T2EN。
- 3) PWM3 互补配置流程中软件无需配置 PWMD4，因为 PWM3 和 PWM4 共用 PWM3D。

软件按上述流程配置以后，使能 TIMER2 后，其从初值 T2OVR 开始向上计数，当计数到 8'hFF，产生 TIMER2 溢出中断，表示一个完整的 PWM 周期。占空比 = 脉宽/周期。

如下当 PWM3S 和 PWM4S 均为 0 时，PWM3 和 PWM4 互补输出时高低电平情况：

(1) PWM3:

T2C 位于[T2OVR, PWM3D]时，输出高电平

T2C 位于[PWM3D + 1, 8'hFF]时，输出低电平

(2) PWM4:

T2C 位于[PWM3D + PWMDTF + 1, 8'hFF - PWMDTL]时，输出低电平；其它时段输出高电平

13. 低电压检测(LVD)

提供 16 档电压检测 (LVD) 功能，当 LVD 检测有效，LVDOUT 标识将会置 1。

● **LVD 控制寄存器(LVDCON0, 02Dh):**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	LVDOUT	LV DEN	-	-	LVDSEL[3:0]			
Access	RO	RW	-	-	RW			
Default	0	0	-	-	0000			

Bit[7] **LVDOUT**: 低压检测标志位

1: 低压检测有效

0: 低压检测无效

Bit[6] **LV DEN**: 低电压检测使能位

1: 使能 LVD

0: 关闭 LVD

Bit[3:0] **LVDSEL**: 低电压检测点选择

LVDSEL	低压电监测点	LVDSEL	低压电监测点
0000	2.0V	1000	3.5V
0001	2.2V	1001	3.6V
0010	2.4V	1010	3.7V
0011	2.6V	1011	3.8V
0100	2.8V	1100	3.9V
0101	3.0V	1101	4.0V
0110	3.2V	1110	4.1V
0111	3.3V	1111	4.5V

14. 比较器 (CMP)

提供 CMP1、CMP2 两路比较器。功能框图如下：

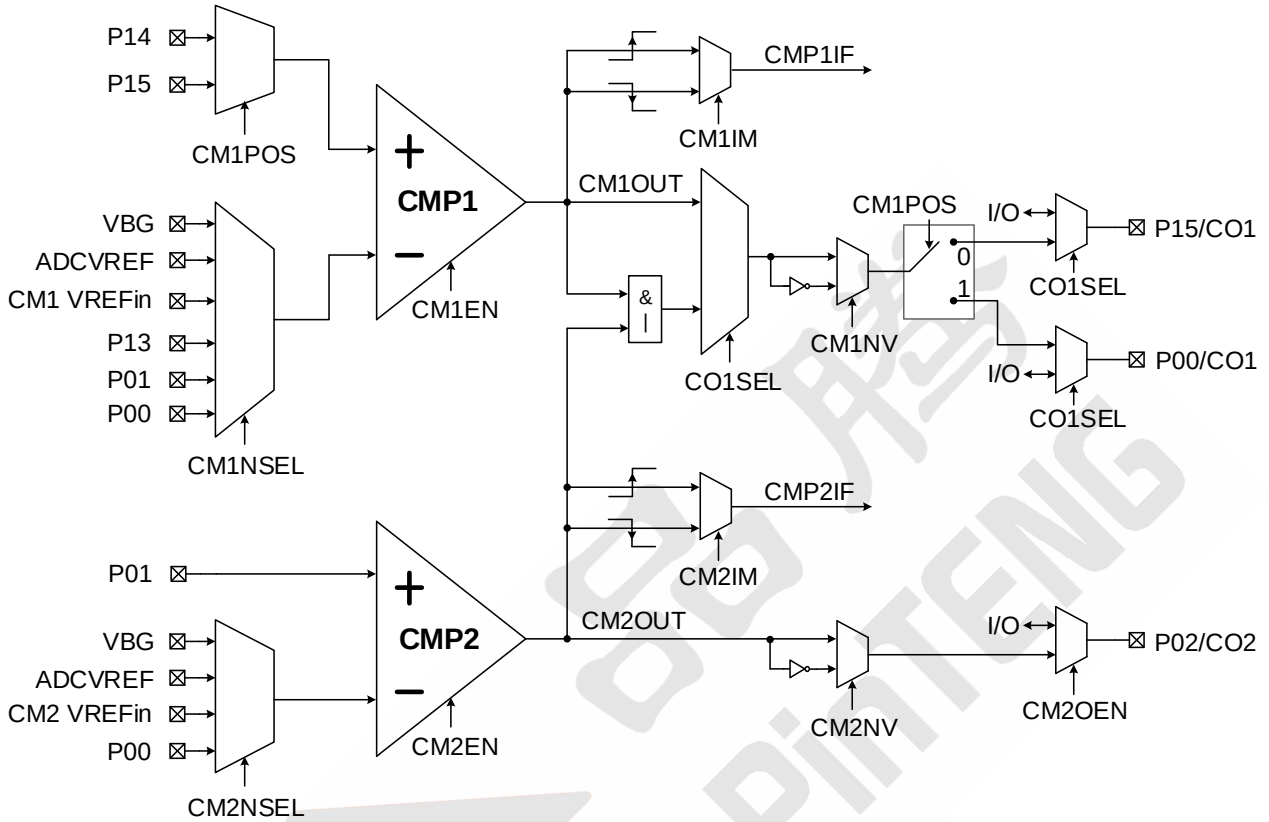


图 9 比较器功能示意图

14.1 CMP SFR

CMP 模块相关寄存器：

地址	符号	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	复位值
068h	CM1CON0	CM1EN	CM1OUT	CM1NSTEP[5:0]						0010 0000
069h	CM1CON1	CM1IM	CM1NV	CM1POS	CO1SEL[1:0]		CM1NSEL[2:0]			0000 0000
06Ah	CM2CON0	CM2EN	CM2OUT	CM2NSTEP[5:0]						0010 0000
06Bh	CM2CON1	CM2IM	CM2NV	CM2OEN	-	-	-	CM2NSEL[1:0]		000- --00

• CMP1 控制寄存器 0(CM1CON0, 068h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	CM1EN	CM1OUT	CM1NSTEP[5:0]					
Access	RW	RO	RW					
Default	0	0	0x20					

Bit[7] **CM1EN**: CMP1 使能位

1: 使能 CMP1

0: 关闭 CMP1

Bit[6] **CM1OUT**: CMP1 结果位

Bit[5:0] **CM1NSTEP**: CMP1 内置基准电压调节值。取值范围为 0x0D~0x34，超过范围为高阻态。

当 CM1NSEL 选择内置基准电压时有效，同时需使能 ADCEN。

ADCVREF 配置 011，默认值 0x20 对应基准电压为 1.46V，每档 0.006V 步进

ADCVREF 配置 100，默认值 0x20 对应基准电压为 2.20V，每档 0.010V 步进

ADCVREF 配置 101，默认值 0x20 对应基准电压为 2.93V，每档 0.013V 步进

• **CMP1 控制寄存器 1(CM1CON1, 069h):**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	CM1IM	CM1NV	CM1POS	CO1SEL[1:0]		CM1NSEL[2:0]		
Access	RW	RW	RW	RW		RW		
Default	0	0	0	00		000		

Bit[7] **CM1IM**: CMP1 中断触发边沿选择

1: CMP1 输出的下降沿触发中断

0: CMP1 输出的上升沿触发中断

Bit[6] **CM1NV**: CO1 端口输出取反控制位

1: CO1 端口取反输出

0: CO1 端口正常输出

Bit[5] **CM1POS**: CMP1 正端输入及 CO1 输出选择

1: CMP1 正端输入为 P15, CO1 输出为 P00

0: CMP1 正端输入为 P14, CO1 输出为 P15

Bit[4:3] **CO1SEL**: CO1 端口输出源选择

11: 使能 CO1 端口输出, 选择 CM1OUT 逻辑或 CM2OUT 输出

10: 使能 CO1 端口输出, 选择 CM1OUT 逻辑与 CM2OUT 输出

01: 使能 CO1 端口输出, 选择 CM1OUT 输出

00: 禁止 CO1 端口输出

Bit[2:0] **CM1NSEL**: CMP1 负端输入选择

111: 负端选择 BG 输入

110: 负端选择 BG 输入

101: 负端选择 BG 输入

100: 负端选择 ADCVREF 输入

011: 负端选择 CMP1 内置基准电压输入

010: 负端选择 P01 输入

001: 负端选择 P00 输入

000: 负端选择 P13 输入

• **CMP2 控制寄存器 0(CM2CON0, 06Ah):**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	CM2EN	CM2OUT	CM2NSTEP[5:0]					
Access	RW	RO	RW					
Default	0	0	0x20					

Bit[7] **CM2EN**: CMP2 使能位

1: 使能 CMP2

0: 关闭 CMP2

Bit[6] **CM2OUT**: CMP2 结果位

Bit[5:0] **CM2NSTEP**: CMP2 内置基准电压调节值, 取值范围为 0x0D~0x34, 超过范围为高阻态。

当 CM2NSEL 选择内置基准电压时有效，同时需使能 ADCEN。

ADCVREF 配置 011，默认值 0x20 对应基准电压为 0.10V，每档 0.0013V 步进

ADCVREF 配置 100，默认值 0x20 对应基准电压为 0.15V，每档 0.0020V 步进

ADCVREF 配置 101，默认值 0x20 对应基准电压为 0.20V，每档 0.0026V 步进

• **CMP2 控制寄存器 1(CM2CON1, 06Bh):**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	CM2IM	CM2NV	CM2OEN	-	-	-	CM2NSEL[1:0]	
Access	RW	RW	RW	-	-	-	RW	
Default	0	0	0	-	-	-	00	

Bit[7] **CM2IM**: CMP2 中断触发边沿选择

1: CMP2 输出的下降沿触发中断

0: CMP2 输出的上升沿触发中断

Bit[6] **CM2NV**: CO2 端口输出取反控制位

1: CM2OUT 在 CO2 端口取反输出

0: CM2OUT 在 CO2 端口正常输出

Bit[5] **CM2OEN**: CO2 端口输出使能位

1: 使能 CO2 端口输出

0: 禁止 CO2 端口输出

Bit[1:0] **CM2NSEL**: CMP2 负端输入选择

11: 负端选择 BG 输入

10: 负端选择 ADCVREF 输入

01: 负端选择 CMP2 内置基准电压输入

00: 负端选择 P00 输入

14.2 CMP配置流程

CMP1 应用软件配置流程如下:

- 1) 配置 CMP1 正端/负端输入 IO 端口为输入，配置 CO1 输出 IO 端口为输出或开漏输出；
- 2) 配置 CMP1 内置基准电压调节值 (CM1NSTEP)；
- 3) 配置 CMP1 中断触发边沿选择 (CM1IM)；
- 4) 配置 CO1 端口输出取反控制位 (CM1NV)；
- 5) 配置 CMP1 正端输入及 CO1 输出选择 (CM1POS)；
- 6) 配置 CO1 端口输出选择 (CO1SEL)；
- 7) 配置 CMP1 负端输入选择 (CM1NSEL)；
- 8) 使能 CMP1 使能位 (CM1EN)。

CMP2 应用软件配置流程如下:

- 1) 配置 CMP2 正端/负端输入 IO 端口为输入，配置 CO2 输出 IO 端口为输出或开漏输出；
- 2) 配置 CMP2 内置基准电压调节值 (CM2NSTEP)；
- 3) 配置 CMP2 中断触发边沿选择 (CM2IM)；
- 4) 配置 CO2 端口输出取反控制位 (CM2NV)；
- 5) 配置 CMP2 负端输入选择 (CM2NSEL)；
- 6) 使能 CO2 端口输出使能位 (CM2OEN)；

7) 使能 CMP2 使能位 (CM2EN)。

15. 模数转换器(ADC)

集成了一个 12 位 SAR ADC。

15.1 ADC SFR

ADC 模块相关寄存器：

地址	符号	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	复位值
060h	ADCON0	-	ADCCCK[1:0]		ADCE	-	-	-	-	-000 ----
061h	ADCON1	ADCVO	-	-	ADCS	ADCEN	ADCVREF[2:0]			0--0 0000
062h	ADCON2	-	-	-	-	ADCADDR[3:0]				---- 0000
064h	ADCCFG0	ADCCH7	ADCCH6	ADCCH5	ADCCH4	ADCCH3	ADCCH2	ADCCH1	ADCCH0	0000 0000
065h	ADCCFG1	-	-	-	ADCCH12	ADCCH11	ADCCH10	ADCCH9	ADCCH8	---0 0000
066h	ADCOL	ADCOL[7:0]								0000 0000
067h	ADCOH	-	-	-	-	ADCOTH[3:0]				---- 0000

• ADC 控制寄存器 0(ADCON0, 060h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	ADCCCK[1:0]		ADCE	-	-	-	-
Access	-	RW		RW	-	-	-	-
Default	-	00		0	-	-	-	-

Bit[6:5] **ADCCCK**: ADC 时钟选择(ADC Clock)

- 00: $f_{ADC}=f_{RC16M}/16$
- 01: $f_{ADC}=f_{RC16M}/32$
- 10: $f_{ADC}=f_{RC16M}/64$
- 11: $f_{ADC}=f_{RC16M}/128$

Bit[4] **ADCE**: ADC 转换完成标志位(ADC End)

- 1: ADC 转换完成，由软件清 0；
- 0: ADC 转换未完成

• ADC 控制寄存器 1(ADCON1, 061h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	ADCVO	-	-	ADCS	ADCEN	ADCVREF[2:0]		
Access	RW	-	-	RW	RW	RW		
Default	0	-	-	0	0	000		

Bit[7] **ADCVO**: ADC 参考电压端口输入输出选择位(ADC VREF Output)

- 0: VREF 端口不输出参考电压
- 1: VREF 端口输出参考电压
- (配置 VREF 端口输出参考电压前需要将 VREF 端口先配置成 ADC 通道)

Bit[4] **ADCS**: ADC 转换启动位(ADC Start)

- 0: 未启动转换
- 1: 启动转换 (转换完毕硬件自动清 0 此位，也可由软件清 0 终止转换)

Bit[3] **ADCEN**: ADC 使能位(ADC Enable)

1: 使能 ADC

0: 禁止 ADC

Bit[2:0] **ADCVREF**: ADC 参考电压选择位(ADC Vref Select)

000: 选择 VDD 做为参考电压

011: 选择内部基准电压 2.048V 做为参考电压

100: 选择内部基准电压 3.072V 做为参考电压

101: 选择内部基准电压 4.096V 做为参考电压

Others: 无参考电压

• **ADC 控制寄存器 2(ADCON2, 062h):**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	-	-	ADCADDR[3:0]			
Access	-	-	-	-	RW			
Default	-	-	-	-	0000			

Bit[3:0] **ADCADDR[3:0]**: ADC 通道选择

ADCADDR[3:0]=x(0~12),表示选择外部输入通道 ADCx, 如 ADCADDR[3:0]=2, 表示选择外部输入通道 ADC2

0000: 选择外部输入通道 0 (ADC0)

0001: 选择外部输入通道 1 (ADC1)

0010: 选择外部输入通道 2 (ADC2)

0011: 选择外部输入通道 3 (ADC3)

0100: 选择外部输入通道 4 (ADC4)

0101: 选择外部输入通道 5 (ADC5)

0110: 选择外部输入通道 6 (ADC6)

0111: 选择外部输入通道 7 (ADC7)

1000: 选择外部输入通道 8 (ADC8)

1001: 选择外部输入通道 9 (ADC9)

1010: 选择外部输入通道 10 (ADC10)

1011: 选择外部输入通道 11 (ADC11)

1100: 选择外部输入通道 12 (ADC12)

1101: 选择内部特殊通道 (内部 VDD/4)

1110: 选择内部特殊通道 (GND)

1111: 选择内部特殊通道 (GND)

• **ADC 通道配置寄存器 0(ADCCFG0, 064h):**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	ADCCH7	ADCCH6	ADCCH5	ADCCH4	ADCCH3	ADCCH2	ADCCH1	ADCCH0
Access	RW	RW	RW	RW	RW	RW	RW	RW
Default	0	0	0	0	0	0	0	0

Bit[7] **ADCCH7**: AD7 对应的 IO 口做为 ADC 功能, 高电平有效

Bit[6] **ADCCH6**: AD6 对应的 IO 口做为 ADC 功能, 高电平有效

Bit[5] **ADCCH5**: AD5 对应的 IO 口做为 ADC 功能, 高电平有效

Bit[4] **ADCCH4**: AD4 对应的 IO 口做为 ADC 功能, 高电平有效

Bit[3] **ADCCH3:** AD3 对应的 IO 口做为 ADC 功能，高电平有效
 Bit[2] **ADCCH2:** AD2 对应的 IO 口做为 ADC 功能，高电平有效
 Bit[1] **ADCCH1:** AD1 对应的 IO 口做为 ADC 功能，高电平有效
 Bit[0] **ADCCH0:** AD0 对应的 IO 口做为 ADC 功能，高电平有效

• **ADC 通道配置寄存器 1(ADCCFG1, 065h):**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	-	ADCCH12	ADCCH11	ADCCH10	ADCCH9	ADCCH8
Access	-	-	-	RW	RW	RW	RW	RW
Default	-	-	-	0	0	0	0	0

Bit[4] **ADCCH12:** AD12 对应的 IO 口做为 ADC 功能，高电平有效
 Bit[3] **ADCCH11:** AD11 对应的 IO 口做为 ADC 功能，高电平有效
 Bit[2] **ADCCH10:** AD10 对应的 IO 口做为 ADC 功能，高电平有效
 Bit[1] **ADCCH9:** AD9 对应的 IO 口做为 ADC 功能，高电平有效
 Bit[0] **ADCCH8:** AD8 对应的 IO 口做为 ADC 功能，高电平有效

• **ADC 转换结果低 8 位寄存器(ADCOL, 066h):**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	ADCOL[7:0]							
Access	RO							
Default	0x00							

Bit[7:0] **ADCOL:** ADC 转换结果低 8 位

• **ADC 转换结果高 4 位寄存器(ADCOTH, 067h):**

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-	-	-	-	ADCOTH[3:0]			
Access	-	-	-	-	RO			
Default	-	-	-	-	0000			

Bit[3:0] **ADCOTH:** ADC 转换结果高 4 位

其与 ADCOL 组成 12 位转换结果值: {ADCOTH[3:0], ADCOL[7:0]}

15.2 ADC 配置流程

ADC 转换应用时的配置流程如下:

- 1) 配置 ADC 时钟 (ADCCK)。
- 2) 配置 ADC 通道 ADCCHx 和 ADCADDR。
- 3) 配置 ADC 参考电压 ADCVREF。
- 4) 使能 ADC (ADCEN=1)，同时 ADC 中断也可以打开 (ADCIE=1)。
- 5) 配置 ADCON1 的 ADCS=1，启动 ADC 转换，中断发生后在中断程序读取 ADC 转换数据。如果没有开启 ADC 中断 (ADCIE=0)，则需要读 ADCE，读到 ADCE 为 1 时读取 ADC 转换数据，并软件把 ADCE 和 ADCS 清 0，然后再次把 ADCS=1。

16. 看门狗定时器(WDT)

看门狗定时器（WDT）无需任何外部电路即可工作，睡眠模式同样工作，启用看门狗使超时发生后 MCU 重启复位。

当 WDTSEL 为 0 或者 WDTSEL 为 1 且在 NORMAL 模式，看门狗定时器溢出会导致 MCU 复位同时 TO 位被清零。

看门狗溢出时间可以通过配置选项 0 的 SUT[2:0] 设置为 8ms、16ms、128ms、256ms，溢出周期变长可以通过设置 PS[2:0] 使看门狗定时器分频最大达到 1:128，溢出周期最大为 32.7 秒。

进入 STOP 前选择 WDTSEL 置 1，则 WDT 溢出后 TO 位不会被清零，并重新进入 NORMAL 模式，继续执行 STOP 后继指令。

CLRWDW 指令能使 WDT 和预置器清零。

STOP 指令能使 WDT 和预置器清零。

WDT 相关寄存器：

• WDT 控制寄存器(WDTCON, 017h):

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	LRCEN	WDTSEL	WDTEN	TO	PD	PS[2:0]		
Access	RW	RW	RW	RO	RO	RW		
Default	1	0	1	1	1	111		

Bit[7] **LRCEN**: 内部 RC32K 时钟使能位

- 1: 使能 RC32K 时钟
- 0: 禁止 RC32K 时钟

Bit[6] **WDTSEL**: WDT 功能选择位

- 1: WDT 溢出唤醒，可以唤醒 STOP 模式
 - 0: WDT 溢出复位
- 注意：NORMAL 模式时，WDT 溢出只会复位。

Bit[5] **WDTEN**: WDT 使能位

- 1: 使能 WDT
- 0: 禁止 WDT

Bit[4] **TO**: 时间溢出标志

- 1: 当系统上电时或执行“CLRWDW”或“STOP”指令后
- 0: 看门狗定时器溢出复位

Bit[3] **PD**: Powerdown flag bit

- 1: 当系统上电时或执行“CLRWDW”指令后
- 0: 当执行“STOP”指令后

Bit[2:0] **PS[2:0]**: WDT 时钟分频选择控制位

- 000: WDT Rate=1:1
- 001: WDT Rate=1:2
- 010: WDT Rate=1:4
- 011: WDT Rate=1:8
- 100: WDT Rate=1:16
- 101: WDT Rate=1:32
- 110: WDT Rate=1:64
- 111: WDT Rate=1:128

17. 复位系统(RESET)

有 5 种复位方式：

1. 上电复位(POR)：上电过程中电压低于某一电压值时芯片保持复位，直到高于 POR 门限；
 2. 低压复位(LVR)：当检测到电压低于某一电压值时会对芯片复位，保证芯片只在正常电压范围内工作；
 3. 外部复位(RST)：当外部 RESET 脚出现大于 1 μ s 的低电平脉冲时，复位系统。外部信号（RST）通过一个噪声滤波器滤除小于 1 μ s 脉冲宽度的信号；
 4. 看门狗 WDT 溢出复位：看门狗超时后 MCU 重启复位。
 5. 软件复位(WRST)：对 SRSTCON 寄存器中 WRST 写 1 产生软件复位
- 根据不同的复位方式硬件对 TO 和 PD 位置 1 或清零。

TO、PD 状态位影响事件

No.	事件	TO	PD
1	Power-on	1	1
2	WDT Time-Out Reset	0	u
3	STOP instruction	1	0
4	CLRWDWT instruction	1	1

复位时序：

1. 复位锁存器置 1
2. 当内部的 POR、LVR、外部复位脉冲加载完成后，PWRT 开始计数
3. PWRT 溢出以后，OST 开始计数延迟
4. OST 延迟完成以后，复位锁存器清零芯片最后得到的复位信号

PWRT(Power-up Reset TIMER)：上电复位计数器

上电复位计数器延迟时间由 SUT[2:0]设置，只要 PWRT 在运行，IC 就一直保持在复位状态。

VDD、温度和其他变化而会影响 PWRT 控制 IC 的延迟时间。

上电复位时间：

Oscillator Mode	POR/LVR/RST	WDT time-out Reset/ WRST
RC	16ms /8ms /256ms /128ms/128 μ s	42 μ s

OST(Oscillator Start-up TIMER)：振荡启动计数器

在上电过程中，PWRT 延迟时间(16/8/256/128ms/128 μ s)之后振荡启动计数器会再提供一个 128 个周期的延迟以使内部 RC16M 时钟稳定，当 OST 计数时，IC 保持为复位状态，直到 OST 计满后复位撤除。另外 RC16M 信号振幅需达到振荡器输入最大振幅后，OST 计数器才开始计数。

• 复位控制寄存器(SRSTCON, 02Fh)：

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
Name	-							WRST
Access	-							WO
Default	-							0

Bit[0] **WRST**：软件复位控制位。对该位写 1 产生软件复位，写 0 无效。读该位始终为 0

• LVR 及时钟输出控制寄存器(PCON, 02Eh)：

BIT	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
-----	------	------	------	------	------	------	------	------

Name	OSCOUT	IOHS	LCKS	-	-	-	-	LVREN
Access	RW	RW	RW	-	-	-	-	RW
Default	0	1	0	-	-	-	-	1

Bit[7] **OSCOUT**: 时钟输出使能

1: P11 脚输出晶振时钟, RC32K 时钟通过 P12 输出, RC16M 分频 1M 时钟通过 P06 输出

0: P11、P12、P06 脚不输出时钟

Bit[6] **IOHS**: IO 口驱动拉电流选择

1: 正常驱动(10mA)

0: 限流驱动(5mA)

Bit[5] **LCKS**: 低速时钟选择

1: 选择内部 RC32K 时钟

0: 选择外部 XTAL 时钟

Bit[0] **LVREN**: 低压复位使能

1: 当 OPTION 中 LVRSEL 不为关闭时可开启低压复位

0: 关闭低压复位

注意:

STOP 指令前关闭 **LVREN**、**LVDEN**、**ADCEN**、**CMP1EN**、**CMP2EN**, 同时 **IO** 需为非高阻态才能在执行 **STOP** 指令后处于低功耗状态

18. 电气特性

18.1 电气特性极限参数

表 8 极限参数

参数	标号	条件	范围	单位
供电电压	VDD	-	-0 to +6.0	V
输入电压	V _I	所有 I/O口	-0.3 to VDD + 0.3	V
工作温度	T _A	-	-40 to + 85	°C
储藏温度	T _{STG}	-	-50 to + 125	°C

18.2 直流特性

表 9 如无特殊说明 VDD = 5V, T = 25°C, VDD 滤波电容 0.1 μF

参数	标号	条件	最小值	典型值	最大值	单位
工作电压	VDD	ADC Disable	1.8	5	5.5	V
		ADC Enable	2.5	5	5.5	V
CPU 时钟	F _{CPU}	2.7V~5.5V	-	8	-	MHz
		2.0V~5.5V	-	4	-	
		1.8V~5.5V	-	2	-	
输入高电压 1	V _{IH1}	1.8~5.5V/-40~85°C	0.6	0.7	0.8	VDD
输入低电压 1	V _{IL1}	SMTVS =10	0.2	0.3	0.4	VDD
输入高电压 2	V _{IH2}	1.8~5.5V/-40~85°C	0.35	0.45	0.55	VDD
输入低电压 2	V _{IL2}	SMTVS =11	0.1	0.2	0.3	VDD
输入高电压 3	V _{IH3}	1.8~5.5V/-40~85°C	0.4	0.5	0.6	VDD
输入低电压 3	V _{IL3}	SMTVS=00/SMTVS=01	0.4	0.5	0.6	VDD
IO 输出拉电流	I _{OH1}	5V/25°C, V _{OH} =0.9VDD	-	5	-	mA
	I _{OH2}		-	10	-	mA
IO 输出灌电流	I _{OL}	5V/25°C, V _{OL} =0.1VDD	-	40	-	mA
输入上拉电阻	R _{PH}	5V/25°C, V _{OH} =VSS	-	30	-	kΩ
输入下拉电阻	R _{PL}	5V/25°C, V _{OL} =VDD	-	30	-	kΩ
WDT 电流	I _{WDT}	3V/25°C	-	0.4	-	μA
		5V/25°C	-	1.1	-	
WDT 周期	T _{WDT}	3V/25°C	-	16	-	ms
		5V/25°C	-	16	-	
BG 电压	V _{BG}	1.8~5.5V/-40~85°C	1.15	1.2	1.25	V
LVR 电压	V _{LVR}	-40~85°C	-0.1	-	+0.1	V
LVR 电流	I _{LVR}	5V/25°C	-	50	-	uA
LVD 电压	V _{LVD}	-40~85°C	-0.1	-	+0.1	V
LVD 电流	I _{LVD}	5V/25°C	-	50	-	uA
LVR 迟滞		1.8~5.5V/-40~85°C	-	50	100	mV
正常工作模式电流	I _{NM}	5V/25°C, ADC enable F _{cpu} =4MHz	-	2.6	-	mA
		5V/25°C, ADC disable F _{cpu} =4MHz	-	2	-	

低功耗模式电流		3V/25℃, ADC enable Fcpu=4MHz	-	1.2	-	
		3V/25℃, ADC disable Fcpu=4MHz	-	0.8	-	
	I _{SM}	5V/25℃, WDT enable	-	2.4	-	μA
		5V/25℃, WDT disable	-	1.3	-	
		3V/25℃, WDT enable	-	1.4	-	
		3V/25℃, WDT disable	-	0.7	-	

18.3 振荡器特性

表 10 如无特殊说明 VDD = 5.0V, T = 25℃, VDD 滤波电容 0.1 μF

参数	标号	条件	最小值	典型值	最大值	单位
高速时钟精度 RC16M	F _{HRC}	5.0V/25℃	-1.5	-	1.5	%
		1.8V~5.5V/25℃	-3	-	+3	%
		1.8V~5.5V/-40~85℃	-5	-	+5	%
低速时钟精度 RC32K	F _{LRC}	5.0V/25℃	-20	-	+20	%
		1.8V~5.5V/25℃	-20	-	+20	%
		1.8V~5.5V/-40~85℃	-30	-	+30	%
XTAL32K 起振电压		25℃	1.8	-	-	V
XTAL32K 起振时间		5.0V/25℃	-	0.5	-	s

18.4 比较器特性

表 11 如无特殊说明 VDD = 5.0V, T = 25℃, VDD 滤波电容 0.1 μF

参数	标号	条件	最小值	典型值	最大值	单位
工作电压范围		-40~85℃	2.0	5.0	5.5	V
工作电流	I _{cmp}	5.0V/-40~85℃	-	12	22	μA
输入共模电压范围	V _{in}	-	0	-	VDD-1.3	V
失调电压	V _{os}	-	-	-	±10	mV
最小分辨率	LSB	-	-	10	20	mV
响应时间	T _r	-	-	1	4	μs

18.5 ADC特性

表 12 如无特殊说明 VDD = 5.0V, T = 25℃, VDD 滤波电容 0.1 μF

参数	标号	条件	最小值	典型值	最大值	单位
工作电压范围	V _{AD}	-40~85℃	2.5	5.0	5.5	V
精度	N _R	V _{REF} =2.048V	-	11	12	bit
输入电压	V _{AIN}	2.5V~5.5V/-40~85℃	GND	-	V _{REF}	V
输入电阻	R _{AIN}	V _{IN} =2.048V	2	-	-	MΩ
内部参考电压	V _{REF}	2.5V~5.5V/-40~85℃	2.038	2.048	2.058	V
		3.5V~5.5V/-40~85℃	3.057	3.072	3.087	
		4.5V~5.5V/-40~85℃	4.076	4.096	4.116	
V _{REF} 电压精度	V _{CREF}	2.5V~5.5V/25℃	-0.5	-	+0.5	%
V _{REF} 温度系数	T _{CREF}	5V/-40~85℃	-	60	-	ppm/℃
输入源推荐阻抗	Z _{AIN}	2.5V~5.5V/-40~85℃	-	1	-	kΩ
A/D 转换电流	I _{AD}	2.5V~5.5V/-40~85℃	-	1.0	3	mA
A/D 输入电流	I _{ADIN}	2.5V~5.5V/-40~85℃	-	-	10	μA
微分非线性误差	DNL	5.0V/25℃, 2.048V, 0.5MHz	-	-	±2	LSB
积分非线性误差	INL	5.0V/25℃, 2.048V, 0.5MHz	-	-	±3	LSB
满刻度误差	E _F	5.0V/25℃, 2.048V, 0.5MHz	-	±1	±3	LSB
偏移量误差	E _Z	5.0V/25℃, 2.048V, 0.5MHz	-	±0.5	±2	LSB
总绝对误差	E _{AD}	5.0V/25℃, 2.048V, 0.5MHz	-	-	±3	LSB
ADC 时钟频率	f _{AD}	2.5V~5.5V/-40~85℃	0.125	0.5	1	MHz
总转换时间	T _{CON}	2.5V~5.5V/-40~85℃	-	13	-	t _{AD}

19. 封装尺寸图

19.1 SOP16封装

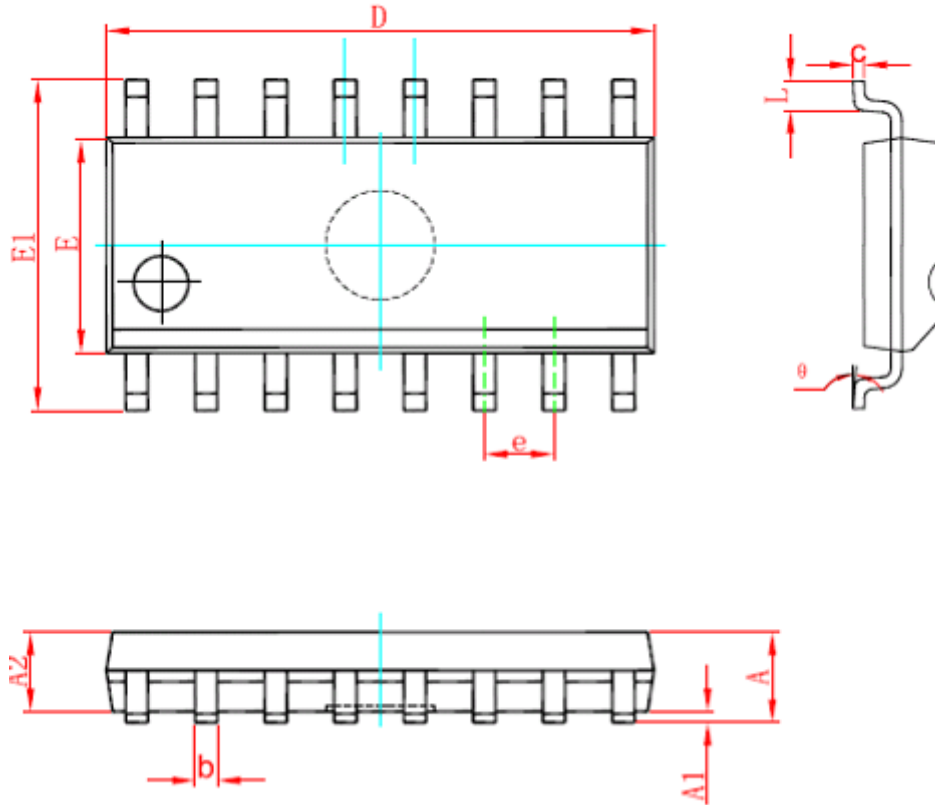


图 10 SOP16 封装图

表 13 SOP16 封装尺寸

符号	尺寸 (mm 单位)			符号	尺寸 (Inches 单位)		
	最小值	典型值	最大值		最小值	典型值	最大值
A	1.35	-	1.75	A	0.053	-	0.069
A1	0.10	-	0.25	A1	0.004	-	0.010
A2	1.35	-	1.55	A2	0.053	-	0.061
b	0.33	-	0.51	b	0.013	-	0.020
c	0.17	-	0.25	c	0.007	-	0.010
D	9.80	-	10.2	D	0.386	-	0.402
E	3.80	-	4.00	E	0.150	-	0.157
E1	5.80	-	6.20	E1	0.228	-	0.244
e	-	1.270	-	e	-	0.050	-
L	0.40	-	1.27	L	0.016	-	-
θ	0°	-	8°	θ	0°	-	8°

19.2 SOP14封装

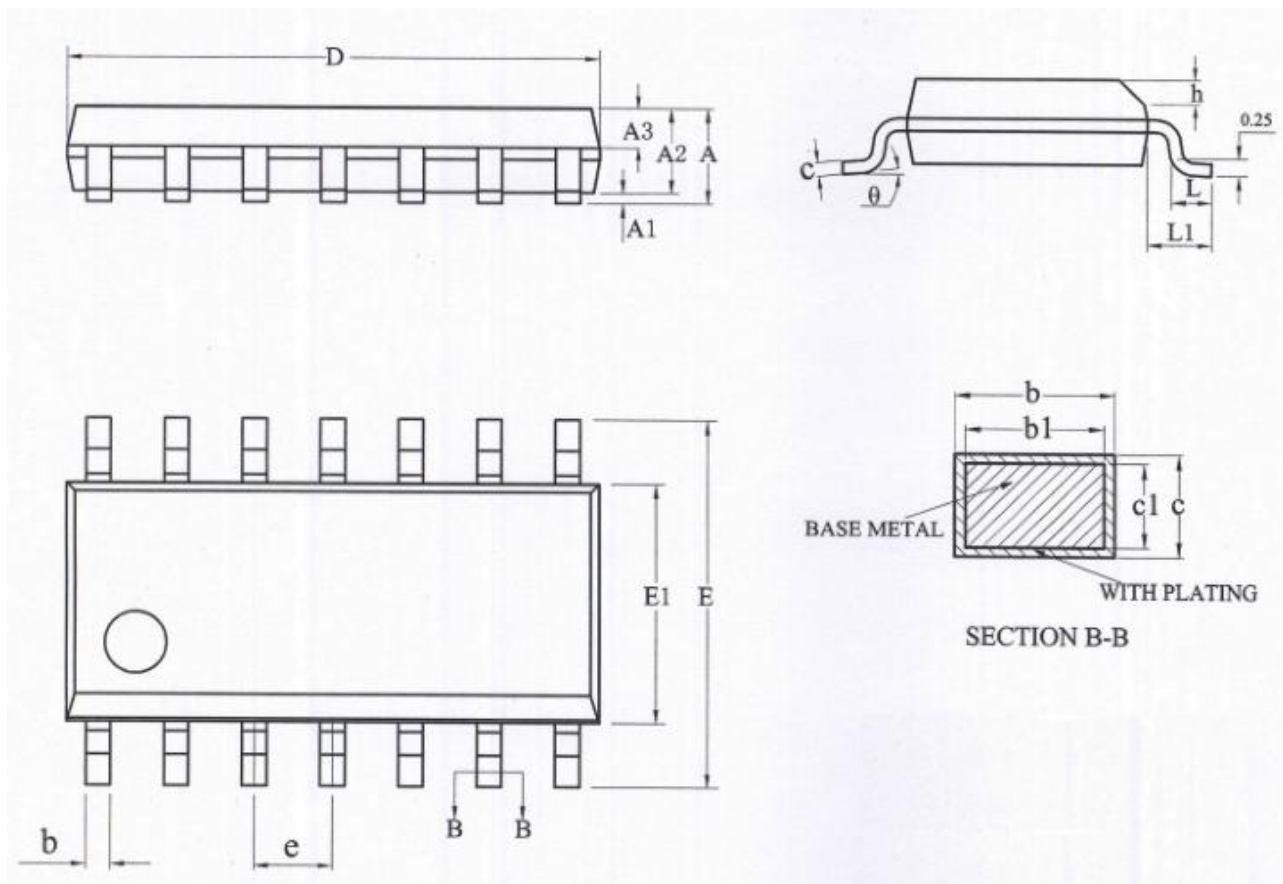


图 11 SOP14 封装图

表 14 SOP8 封装尺寸

Unit: mm

符号	最小值	典型值	最大值	符号	最小值	典型值	最大值
A	-	-	1.75	E	5.80	6.00	6.20
A1	0.10	-	0.225	E1	3.80	3.90	4.00
A2	1.30	1.40	1.50	e	1.27BSC		
A3	0.60	0.65	0.70	h	0.25	-	0.50
b	0.39	-	0.47	L	0.50	-	0.80
b1	0.38	0.41	0.44	L1	1.05REF		
B2	-	5.00	-	θ	0°	-	8°
c	0.20	-	0.24				
c1	0.19	0.20	0.21				
D	8.55	8.65	8.75				

19.3 SOP8封装

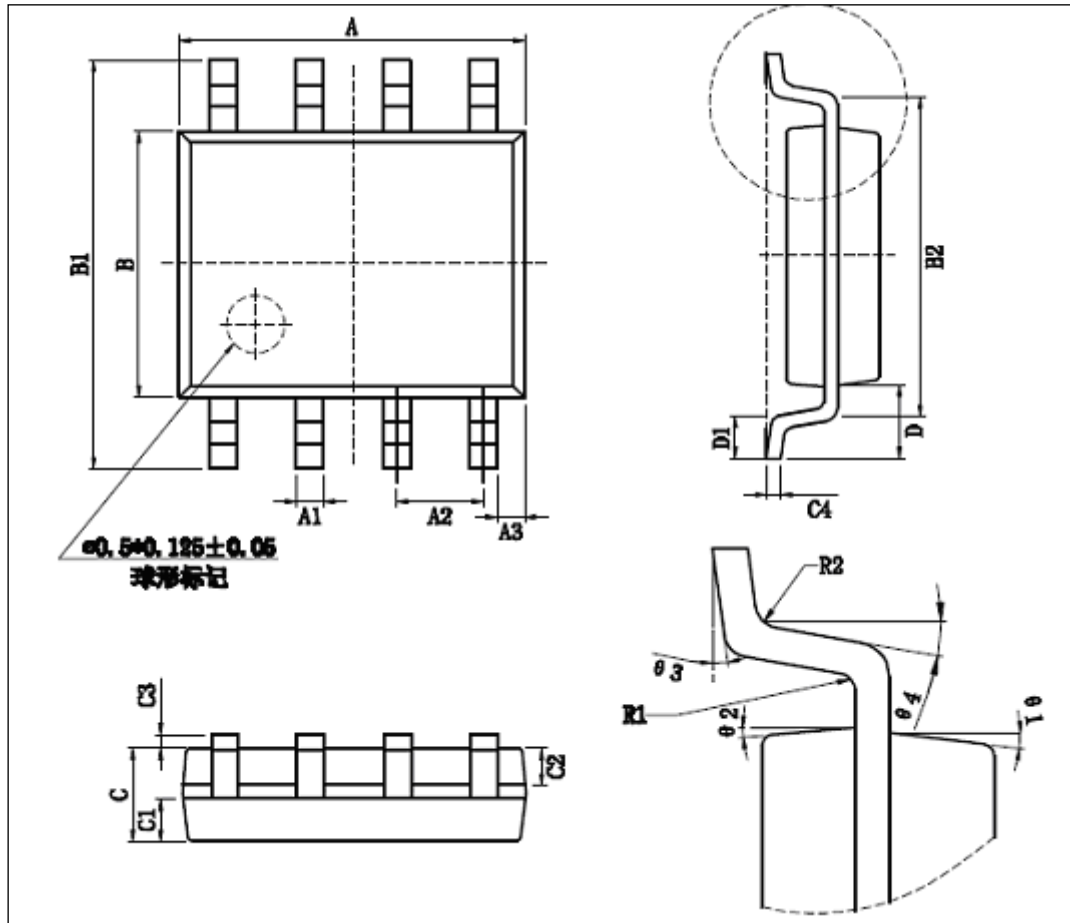


图 12 SOP8 封装图

表 15 SOP8 封装尺寸

Unit: mm

符号	最小值	典型值	最大值	符号	最小值	典型值	最大值
A	4.80	-	5.00	C3	0.05	-	0.2
A1	0.356	-	0.456	C4	0.203	-	0.233
A2	-	1.27	-	D	-	1.05	-
A3	-	0.345	-	D1	0.4	-	0.8
B	3.80	-	4.00	R1	-	0.20	-
B1	5.80	-	6.20	R2	-	0.20	-
B2	-	5.00	-	θ1	-	17°	-
C	1.30	-	1.60	θ2	-	13°	-
C1	0.55	-	0.65	θ3	0°	-	8°
C2	0.55	-	0.65	θ4	4°	-	12°

20. 历史记录

版本号	修改记录	发布日期
V1.0	初版	2026-07-24
V1.1	修改OPTION SUT选项值	2026-08-11

最终版本以官网为准，请及时下载查阅！