目 录

1. 产品概述 2
2. 主要特性 2
3. 系统框图 2
4. 封装及引脚说明 3
5. 功能描述 5
5.1 输出模式和选项脚位 5
5.2 按键最长输出时间 5
5.3 低功耗模式 5
5.4 灵敏度调整 5
6. 应用电路 6
7. 电气特性 7
7.1 电气特性极限参数 7
7.2 直流特性 7
8. 封装信息 8
8.1 SOT23-6封装 8
8.2 DFN6L(2x2x0.55)封装尺寸 9
8.3 DFN2x2-6L编带信息 10
8.4 DFN4L(1x1x0.45)封装尺寸 11
8.5 DFN1x1-4L编带信息 12
9. 历史记录 12

单触控单输出 IC

文件编号：PT-DS26009

1. 产品概述

PT2043B 是一款单通道触摸检测芯片。该芯片内建稳压电路，提供稳定电压给触摸感应电路使用，同时内部集成高效完善的触摸检测算法，使得芯片具有稳定的触摸检测效果。该芯片专为取代传统按键而设计，具有宽工作电压与低功耗的特性，可广泛地满足不同消费类应用的需求。

2. 主要特性

- 工作电压范围：2.0~5.5V
- 抗干扰性能优良：内置稳压电路、上电复位、低压复位功能及环境自适应算法等多种措施
- 待机工作电流：典型值 1.5uA@V_{DD}=3V/无负载
- 按键最长响应时间：低功耗模式下约 100ms@V_{DD}=3V
- 可接外部电容（1~50pF）调整触摸灵敏度
- 输出模式选择（TOG）：同步输出或锁存（toggle）输出
- CMOS 输出（QC）有效电平选择（AHLB）：高电平或低电平输出有效
- 按键最长输出时间：无穷大
- 上电约 0.4 秒的初始化时间，此期间内不要触摸检测点，且此时所有功能被禁止
- 封装形式：SOT23-6、DFN2*2-6L、DFN1*1-4L
- 不可应用于阻容降压、电源纹波过大的应用场景。仅适用于电池供电且电源纹波较小的应用

3. 系统框图

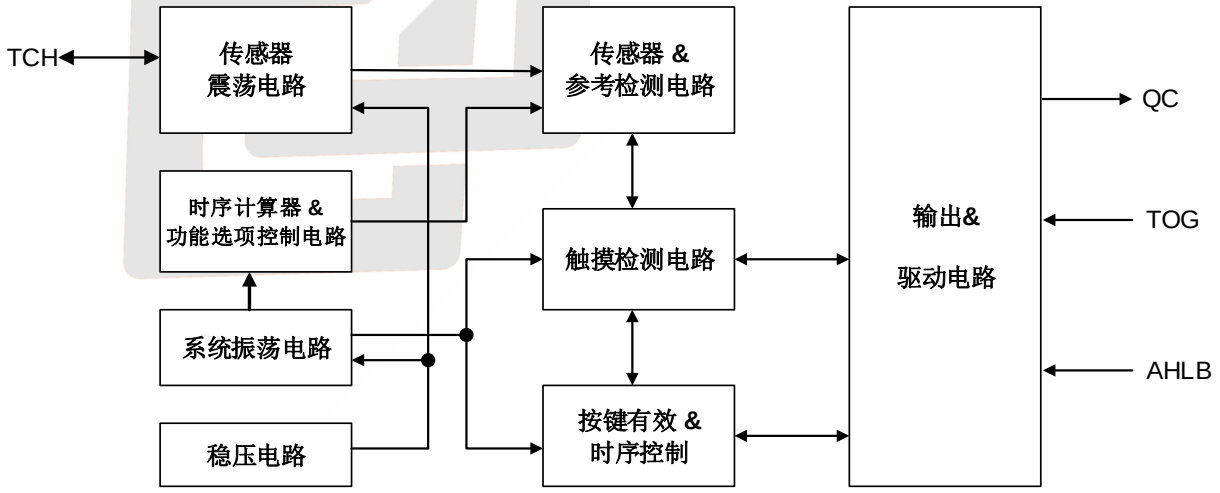


图 1 系统框图

4. 封装及引脚说明

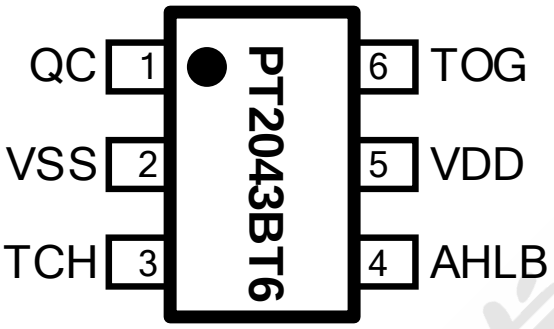


图 2 SOT23-6 管脚示意图

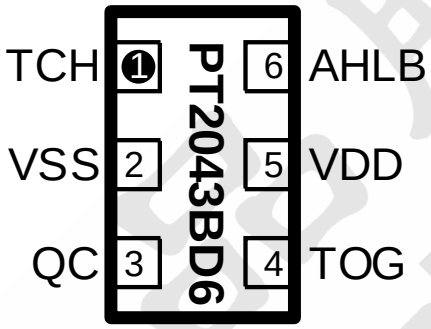


图 3 DFN2x2-6L 管脚示意图

注：引脚布局与 SOT23-6 反向

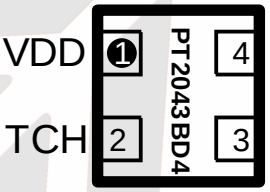


图 4 DFN1x1-4L 封装管脚示意图

注：固定为同步输出模式,输出高电平有效

表 1 引脚说明表

管脚名称	I/O	描述
QC	O	输出脚，CMOS 输出
VSS	P	地
TCH	I	触摸感应输入
AHLB	I-PL	输出高电平有效或低电平有效选择 AHLB=悬空/VSS（默认值）：高电平有效； AHLB=VDD：低电平有效
VDD	P	电源
TOG	I-PL	输出同步或锁存选择 TOG=悬空/VSS（默认值）：同步输出； TOG=VDD：锁存（toggle）输出

引脚类型：

I： CMOS 输入
O： CMOS 输出
I/O： CMOS 输入/输出
P： 电源/接地
I-PH： CMOS 输入内置上拉电阻
I-PL： CMOS 输入内置下拉电阻

5. 功能描述

5.1 输出模式和选项脚位

- AHLB 和 TOG 选项脚位为锁存类型：上电默认状态为 0，若上电前管脚被接至 VDD，则上电后状态变为 1，且不会有电流漏电。
- TOG 脚位：选择同步输出或锁存（toggle）输出。
- AHLB 脚位：选择 CMOS 输出高电平有效或低电平有效。

QC 脚（CMOS 输出）选项特性：

TOG	AHLB	端口 QC 选项特性
0	0	同步模式、CMOS 高电平有效
0	1	同步模式、CMOS 低电平有效
1	0	锁存（toggle）输出，上电状态=0
1	1	锁存（toggle）输出，上电状态=1

5.2 按键最长输出时间

- 芯片内部触控算法没有开启按键最长输出时间功能。

5.3 低功耗模式

- 上电 1S 进入低功耗模式（便于生产测试）
- 按键唤醒后 8S 无触摸进入低功耗模式

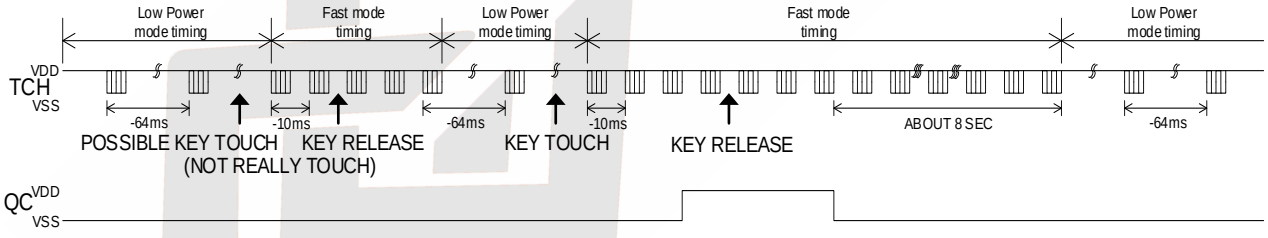


图 4 时序图

5.4 灵敏度调整

IC 触摸管脚上的等效电容大小会影响灵敏度，灵敏度调整必须符合 PCB 的实际应用，下面是一些调整灵敏度的方法：

1) 调整触摸盘大小：
   在其它条件不变的情况下，使用较大的触摸盘尺寸可增加灵敏度，反之则会降低灵敏度；但触摸盘尺寸必须在有效范围内。
2) 调整介质面板厚度：
   在其它条件不变的情况下，使用较薄的介质可增加灵敏度，反之则会降低灵敏度。
3) 调整 Cs 电容值
   在其它条件不变的情况下，触摸盘上未接对地 Cs 电容时，灵敏度最高，反之 Cs 电容越大灵敏度变低，Cs 电容可用范围：（1≦Cs≦50pF）。

6. 应用电路

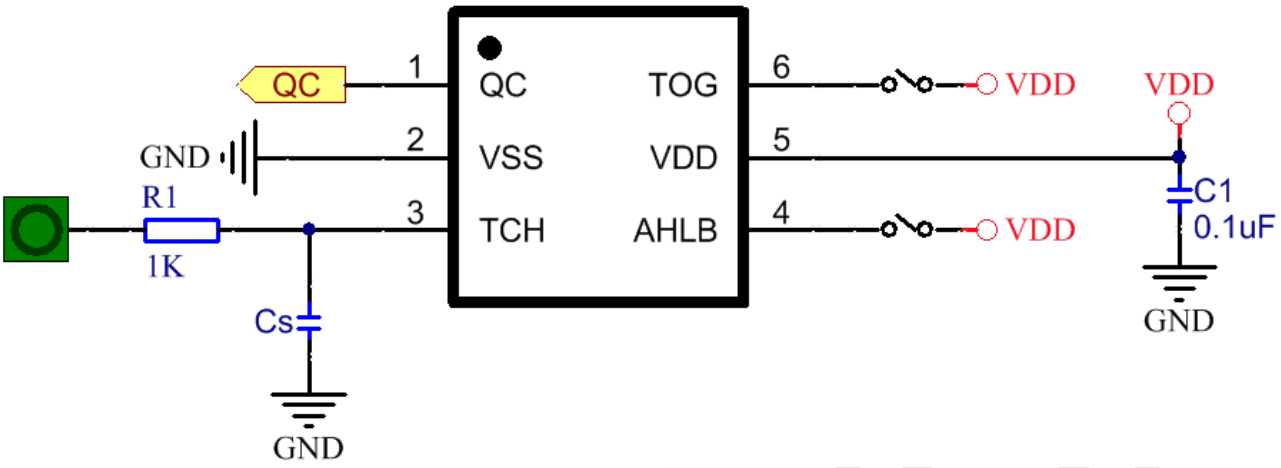


图 5 电路示意图

注：

1) 在 PCB 上从触摸盘到 TCH 脚的走线越短越好，且触摸走线与其它走线不得平行或交叉。
2) 电源供电必须稳定，若电源电压发生快速漂移或跳变，可能造成灵敏度异常或误检测。
3) 覆盖在 PCB 上的介质，不得含有金属或导电组件成份，表面涂料亦同样要求。
4) 必须在 VDD 和 GND 间使用 C1 电容（104 或更大容量）；且应采取与 IC 的 VDD 和 GND 管脚最短距离布线。
5) 可利用 Cs 电容调整灵敏度，Cs 电容值越小灵敏度越高，灵敏度调整必须根据实际应用的 PCB 来做调整，Cs 电容值的范围为 1~50pF。
6) 调整灵敏度的电容（Cs）必须选用较小的温度系数及较稳定的电容器，如 X7R、NPO。针对触摸应用，建议选择 NPO 电容器，以降低因温度变化而影响灵敏度。

7. 电气特性

7.1 电气特性极限参数

表 2 极限参数

参数	标号	条件	范围	单位
供电电压	V_{DD}	-	-0 to +5.5	V
输入电压	V_I	所有 I/O口	-0.3 to V_{DD}+0.3	V
工作温度	T_A	-	-40~ +85	℃
储藏温度	T_{STG}	-	-50~ +125	℃

7.2 直流特性

表 3 如无特殊说明 V_{DD}=2.0V~5.5V，Temp=25°C

参数	标号	条件	最小值	典型值	最大值	单位
工作电压	V_{DD}		2.0	3	5.5	V
输入高电压	V_{IH}	V_{DD}=5V,AHLB	0.7*VDD			V
		V_{DD}=5V,TOG				
输入低电压	V_{IL}	V_{DD}=5V,AHLB			0.3*VDD	V
		V_{DD}=5V,TOG				
输出拉电流	I_{OH}	V_{DD}=3V, VOH=2.7V		4		mA
输出灌电流	I_{OL}	V_{DD}=3V, VOL=0.3V		20		mA
下拉电阻	R_{PL}	V_{DD}=3V（TOG、AHLB）	24	30	36	Kohm
输出响应时间	T_R	V_{DD}=3V、快速模式 C_S=0pF		40		ms
		V_{DD}=3V、低功耗模式 C_S=0pF		100		
工作电流	I_{SB}	V_{DD}=3V，低功耗模式（无负载）		1.5	2.0	uA
		V_{DD}=3V，快速模式（无负载）		8	10	

8. 封装信息

8.1 SOT23-6封装

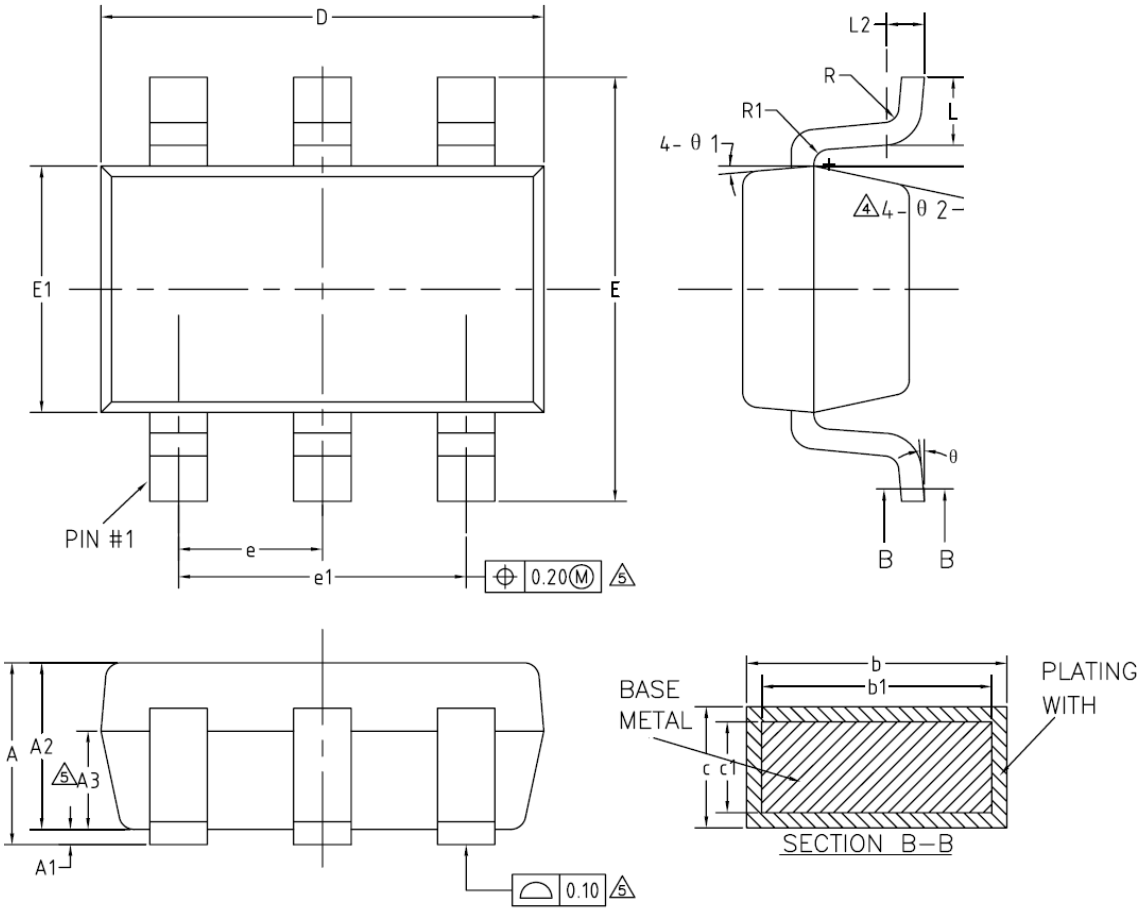


图 6 SOT23-6 封装图

表 4 SOT23-6 封装尺寸

Unit: mm

Symbol	Min	Typ	Max		Symbol	Min	Typ	Max
A	-	-	1.25		e	0.90	0.95	1.00
A1	0	-	0.15		e1	1.80	1.90	2.00
A2	1.00	1.10	1.20		L	0.35	0.45	0.60
A3	0.60	0.65	0.70		L1	0.59RET		
B	0.36	-	0.50		L2	0.25BSC		
b1	0.36	0.38	0.45		R	0.10	-	-
C	0.14	-	0.20		R1	0.10	-	0.20
c1	0.14	0.15	0.16		θ	0	-	8°
D	2.826	2.926	3.026		θ1	3°	5°	7°
E	2.60	2.80	3.00		θ2	6°	-	14°
E1	1.526	1.626	1.726					

8.2 DFN6L(2x2x0.55)封装尺寸

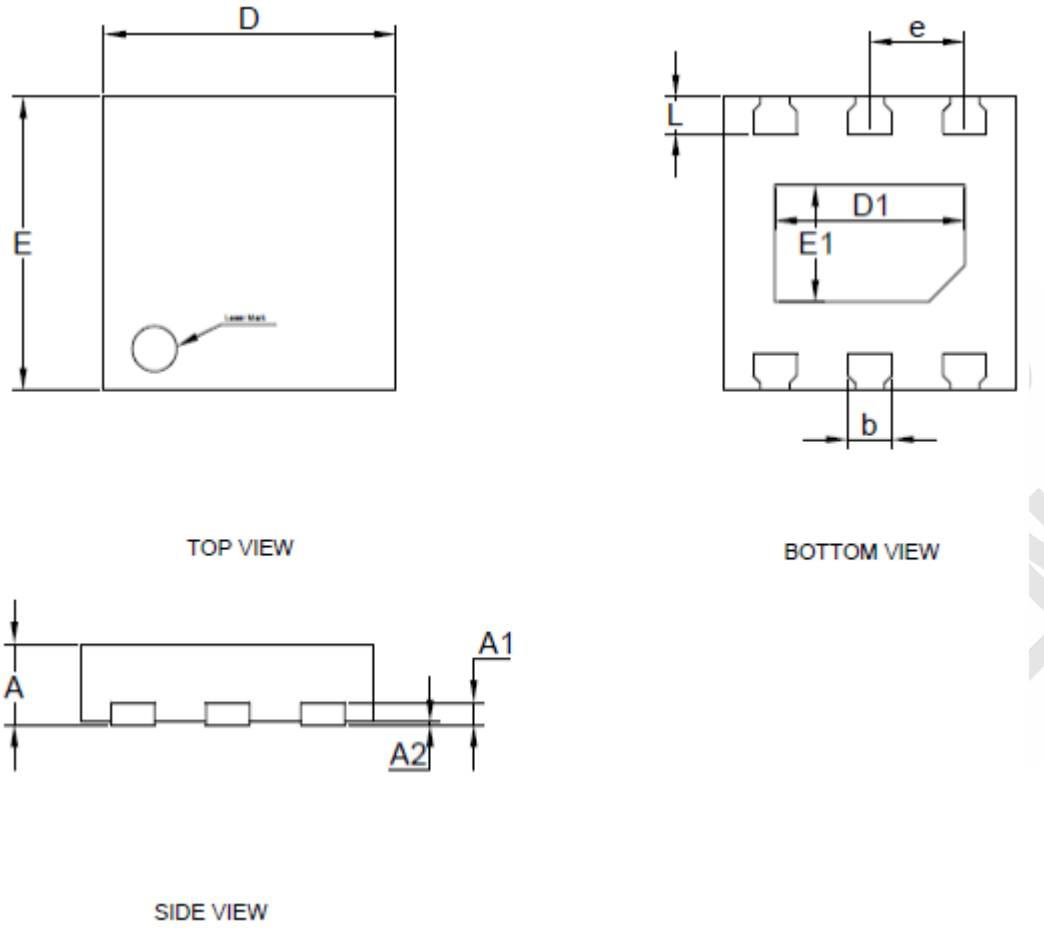


图 7 DFN2x2-6L 封装图

表 5 DFN2x2-6L 封装尺寸

Unit: mm

Symbol	Min	Typ	Max		Symbol	Min	Typ	Max
A	0.50	0.55	0.60		E1	0.75	0.80	0.85
A1	0.152REF				L	0.20	0.25	0.30
A2	-	0.02	0.05		b	0.25	0.3	0.35
e	0.65BSC							
D	1.95	2.00	2.05					
D1	1.25	1.30	1.35					
E	1.95	2.00	2.05					

8.3 DFN2x2-6L编带信息

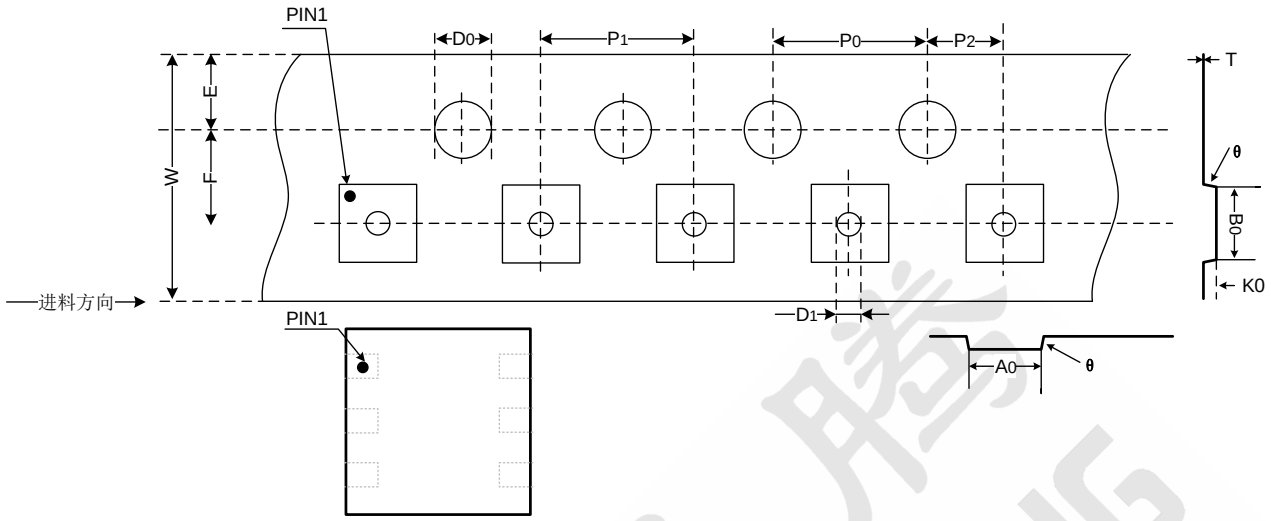


图 8 DFN2x2-6L 编带示意

表 6 DFN2x2-6L 编带尺寸

Unit: mm

Symbol	Min	Typ	Max		Symbol	Min	Typ	Max
W	7.9	8.00	8.10		D1	-	1.00	1.10
A0	2.15	2.25	2.35		D0	-	1.50	1.60
B0	2.15	2.25	2.35		P0	3.90	4.00	4.10
K0	0.85	0.95	1.05		P1	3.90	4.00	4.10
E	1.65	1.75	1.85		P2	1.90	2.00	2.10
F	3.40	3.50	3.60		T	0.20	0.22	0.24
					θ		10°	

8.4 DFN4L(1x1x0.45)封装尺寸

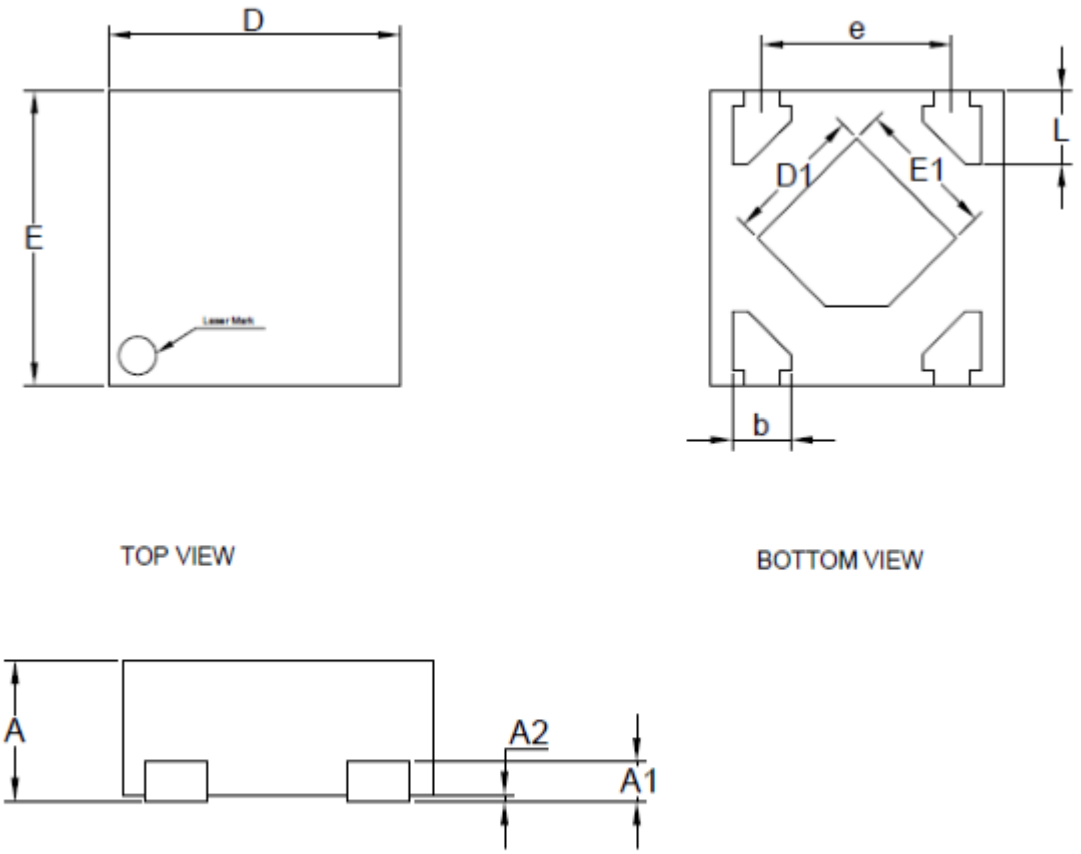


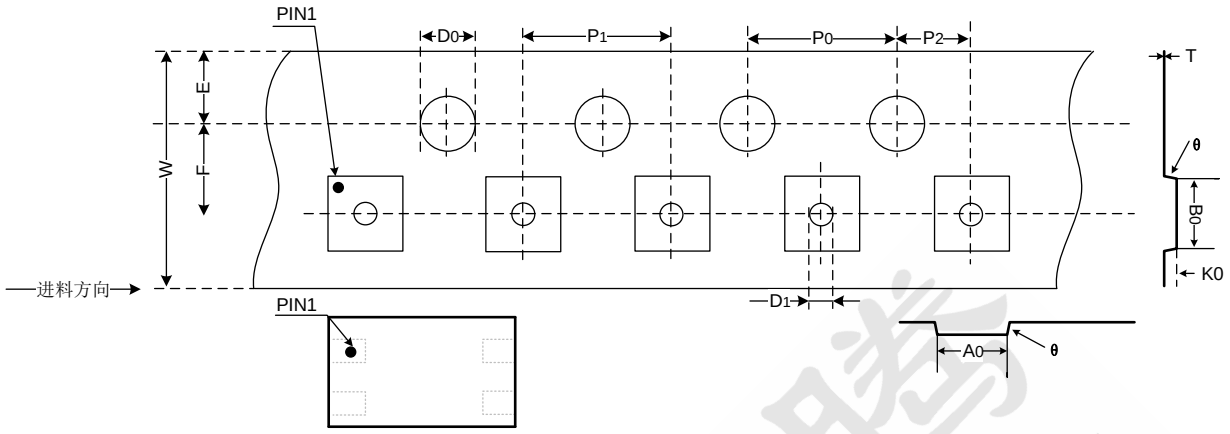
图 9 DFN1x1-4L 封装图

表 7 DFN1x1-4L 封装尺寸

Unit: mm

Symbol	Min	Typ	Max		Symbol	Min	Typ	Max
A	0.40	0.45	0.50		E	0.95	1.00	1.05
A1	0.127REF				E1	0.43	0.48	0.53
A2	-	0.02	0.05		L	0.20	0.25	0.30
e	0.650BSC							
D	0.95	1.00	1.05					
D1	0.43	0.48	0.53					
b	0.15	0.20	0.25					

8.5 DFN1x1-4L编带信息



DFN1*1-4L 印章示意

图 10 DFN1x1-4L 编带示意

表 8 DFN1x1-4L 编带尺寸

Unit: mm

Symbol	Min	Typ	Max		Symbol	Min	Typ	Max
W	7.9	8.00	8.10		D1	-	0.7	0.8
A0	1.15	1.25	1.35		D0	-	1.50	1.60
B0	1.15	1.25	1.35		P0	3.90	4.00	4.10
K0	0.47	0.57	0.67		P1	3.90	4.00	4.10
E	1.65	1.75	1.85		P2	1.90	2.00	2.10
F	3.40	3.50	3.60		T	0.18	0.23	0.28
					θ		6°	

9. 历史记录

版本号	修改记录	发布日期
V1.0	初版	2026-04-13
V1.1	更新电气特性输出灌电流值	2026-04-30
V1.2	更新DFN2x2-6L封装尺寸信息	2026-06-26
V1.3	添加DFN1x1-4L封装	2026-11-12

最新版本以官网为准，请及时下载查阅！